

NOWY

9/92

ELEKTRONIK

nr ind. 367141

miesięcznik elektroników

cena 9500 zł

SPIS TREŚCI

Alarm braku zasilania..... 2

Dodatkowe linie przerwań
dla Z80..... 2

Przestrzajany generator
w.cz..... 4

Ocena zniekształceń nieli-
niowych wzmacniaczy
m.cz..... 5

Przełącznik z dodatkową
funkcją powtarzania (auto
repeat)..... 7

Projektujemy zasilacz stabi-
lizowany 13.8V/10A..... 8

Popularny 8-bitowy przet-
wornik C/A DAC 0808..... 9

Katalog 74HCxxx..... 13

Filtry małej
częstotliwości..... 17

Lista rozkazów
mikrokomputerów serii
MCS-48..... 18

Działanie ładunku elektro-
statycznego na elementy
elektroniczne..... 21

Przetwornik impulsów bi-
polarnych na unipolarne.... 23

Fazomierz..... 23

Alarm braku zasilania

Kontrola napięcia zasilania (napięcia przemiennego w sieci) jest niekiedy bardzo przydatna. Układ przedstawiony na Rys.1 nadzoruje napięcie sieciowe i zgłasza sygnałem dźwiękowym każdorazowy zanik napięcia w sieci. Układ kontrolujący jest zasilany z baterii 9[V]. Pobór prądu z baterii wynosi około 5[μA], co powoduje, że czas życia baterii nie jest uzależniony od poboru prądu, ale jedynie od jakości baterii. Układ jest tani, bardzo zwarty i niezawodny. Po zaniku napięcia sieci układ generuje dźwiękowy sygnał ostrzegawczy przez około 30 sekund. Alarm nie pojawi się ponownie, aż do momentu, gdy napięcie sieci powróci i nastąpi znów zanik napięcia. Tak więc sygnał ostrzegawczy będzie wyemitowany tylko jednorazowo przez 30 sekund po zaniku napięcia sieci.

Działanie układu

Bezpośrednio do kontrolowanego napięcia zmiennego sieci włączony jest optoizolator - Rys.1. Optoizolator zapewnia izolację galwaniczną obwodów, składa się on z neonówki i fotokomórki. Wyjście fotokomórki wyzwala (po zaniku napięcia w sieci) multiwibrator monostabilny zbudowany na bramce B1, kondensatorze C1 i rezystorze R3. Właśnie czas alarmu (30 sekund według parametrów z Rys.1) zależy od czasu włączenia tego multiwibratora. Zmieniając wartości C1 i R3 można uzyskać dłuższe lub krótsze czasy alarmu. Wyzwolenie tego multiwibratora wyzwala poprzez bramkę B2 multiwibrator astabilny, który oscyluje z częstotliwością około 2.6kHz. Składa się on z bramki B3, rezystora R4 i kondensatora C2. Do momentu po-

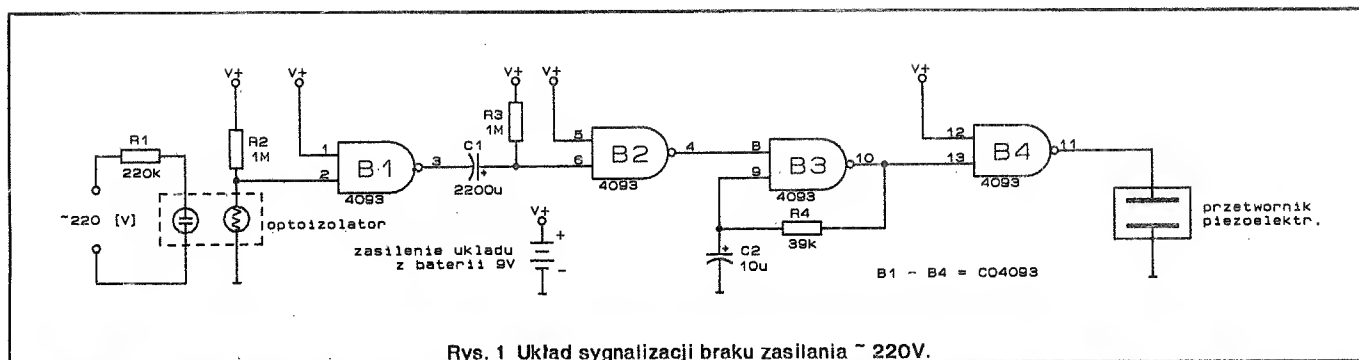
wrotu do stanu równowagi multiwibratora monostabilnego (B1) potrzeba około 30 sekund i właśnie w tym czasie oscylacje 2.6kHz multiwibratora astabilnego poprzez bramkę B4 zasilają przetwornik piezoelektryczny, który przywołuje obsługę urządzenia dając znać o zaniku napięcia.

Jako bramki wykorzystano układ CMOS 4 x NAND z wejściami Schmitta - 4093. Jako optoizolator można zastosować dowolny układ tego typu. Piezoelektryczny przetwornik można zastąpić innym układem w przypadku trudności ze zdobyciem takiego przetwornika. Należy jednak pamiętać o małej wydajności prądowej bramki CMOS 4093.

mgr inż. Aleksander Rode

Opracowano na podstawie:

ED 25 August/1988



Dodatkowe linie przerwań dla Z80

Sprzężenie intelowskiego sterownika przerwań 8259A z mikroprocesorem Ziloga Z80 daje osiem dodatkowych linii przerwań. Problem w tym, że Z80 nie generuje sygnału potwierdzenia przyjęcia przerwania \overline{INTA} , który jest niezbędny do pracy sterownika

przerwań. Układ 8259A, ustawiony do pracy w systemie i APX86, oczekuje od mikroprocesora podwójnego sygnału \overline{INTA} . Pierwszy z nich jest używany do "zamrożenia" stanu przerwania w celu rozstrzygnięcia jego priorytetu. Podczas drugiego - 8259A wczytuje

wektor przerwań z linii o najwyższym priorytecie. Priorytet linii przerwań określa wstępnie ustawiany rejestr sterujący układu 8259A. Ustawienie sterownika przerwań w tryb pracy w systemie i APX86 uzyskuje się przez nadanie najmniej znaczącemu bitowi

Jak zamieścić ogłoszenie w "NE".

Aby zamieścić ogłoszenie w "NOWYM ELEKTRONIKU" należy przesłać treść ogłoszenia do redakcji na adres: P.W. "ARTCOM", Redakcja "Nowego Elektronika", skr. pocz. 100, 82-300 Elbląg 1. Po otrzymaniu treści ogłoszenia redakcja prześle rachunek do zleceniodawcy ogłoszenia.

CENY

- 1 cm² ogłoszenia 7.000 zł (najmniejsze ogłoszenie 20 cm²)
 - ogłoszenia drobne do 50 słów 4.000 zł za słowo
- Za treść ogłoszeń redakcja nie ponosi żadnej odpowiedzialności.

Skład - P.W. "ARTCOM"

Wydawca - P.W. "ARTCOM"

Druk - Grudziądzkie Zakłady Graficzne im W.Kulerskiego w Grudziądzu, pl. Wolności 5

Adres Redakcji

P.W. "ARTCOM", Redakcja NOWEGO ELEKTRONIKA, skr. pocz. 100, 82-300 Elbląg 1, tel. 418-84 wew. 32

Redaguje zespół: J. Ryżard Świątkowski - red. naczelny, Janusz Romanowski, Jarosław Bereda, Wiesława Oleszczuk, Dariusz Mickiewicz, Janusz Mikowicz

Stali współpracownicy:

Bienkowski Dariusz, Dąbrowski Witold, Krzysztofek Robert, Pędzik Zbigniew, Szczepaniec Sławomir, Rode Aleksander

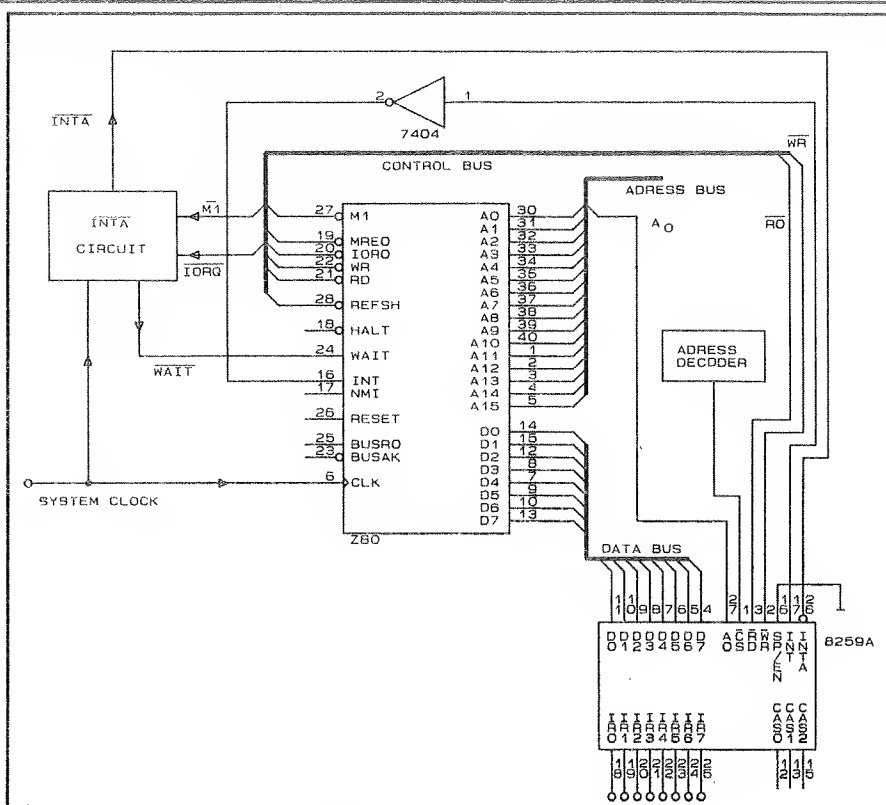
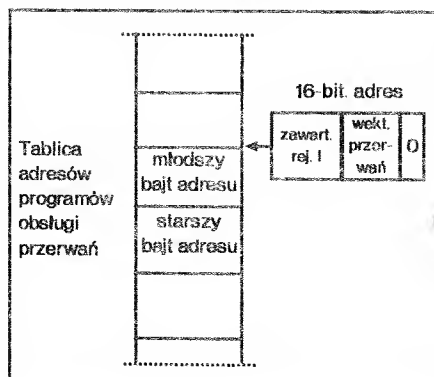
Redakcja zastrzega sobie prawo skracania i korekty nadesłanych artykułów

Rys.1 przedstawia układ współpracujący Z80-8259A, natomiast rys.2 realizację na elementach dyskretnych układu generującego sygnał INTA. Przebiegi czasowe są pokazane na rys.3. Należy wyzerować pięć starszych bitów wektora przerwań układu 8259A przez odpowiednie jego zaprogramowanie. Wówczas sterownik przerwań opuszczać będzie 3-bitowa wartość odpowiadająca danej linii przerwań (czyli urządzeniu zgłaszającym przerwanie). Trzeba również ustawić Z80 w tryb 2 (MODE2). W tym rodzaju pracy mikroprocesor może robić pośrednie odwołania do pamięci zgodnie z danym przerwaniem. Z80 wykonuje odwołania do pamięci bazując na zawartości rejestrów I oraz ITV. Ładujemy wstępnie rejestr I startowym adresem tablicy skoków. Wektor przerwań wchodzi do rejestru ITV. Komórka pamięci określona przez rejestry (I)(ITV) zawiera młodszy bajt adresu, a komórka kolejna - starszy bajt adresu programu obsługi przerwań. Jeżeli przykładowo zawartość rejestru I wynosi 50H, a wynikające stąd kolejne komórki pamięci mają zawartość jak następuje:

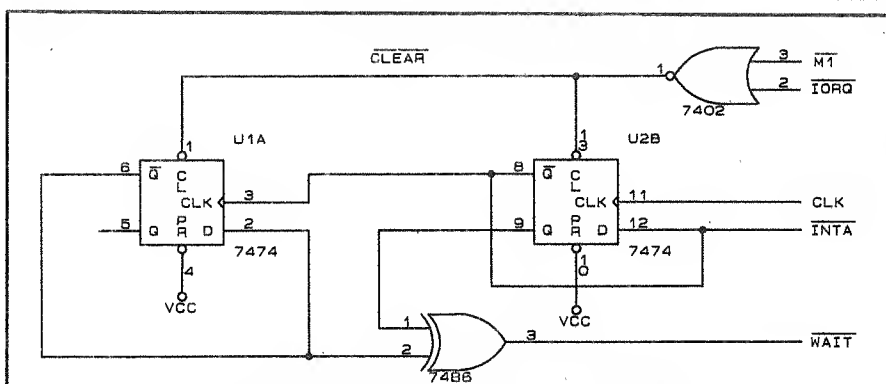
5000H	00H
5001H	38H
5002H	38H
5003H	39H
5004H	3AH
5005H	38H
5006H	3BH
5007H	3BH
5008H	39H

ITR	(I)(ITV)	Adres początkowy
IR0	5000H	3800H
IR1	5001H	3838H
IR2	5002H	3938H
IR3	5003H	3A39H
IR4	5004H	383AH
IR5	5005H	3B38H
IR6	5006H	3B3BH
IR7	5007H	393BH

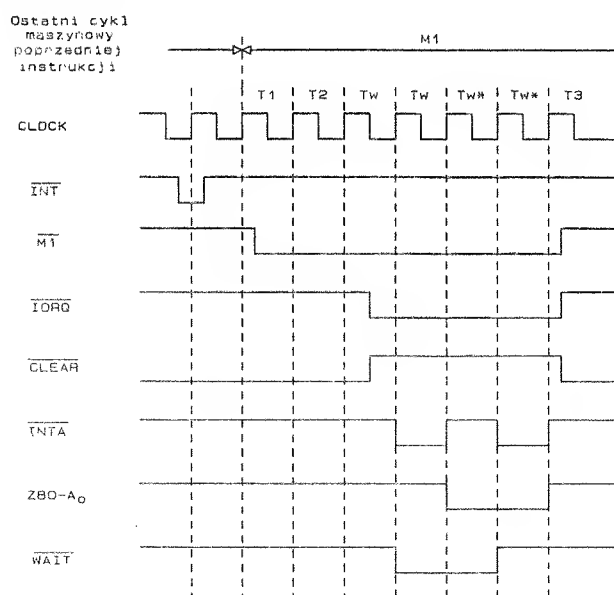
Opracowano na podstawie:
EDN No.17, August 19/91.



Rys. 1 Obwód sprzęgający μP Z80 z 8259A



Rys. 2 Realizacja układu generacji sygnału \overline{INTA}



Rys. 3 Przebiegi czasowe współpracy Z80

Przestrajany generator w.cz. z prostym układem fazowej synchronizacji częstotliwości PLL

Przedstawiony na Rys.1 generator w.cz. na dwu tranzystorach polowych (T1 i T2) o sprzężeniu źródłowym charakteryzuje się wyrównaną amplitudą sygnału wyjściowego przy różnym stosunku L do C, w zakresie częstotliwości od kilkuset kHz do kilkudziesięciu MHz. Napięcie wyjściowe zależy od wartości kondensatora sprzęgającego C' i wynosi od około 0.5 do 1.5V. Generator łatwo się wzbudza, nawet z tranzystorami polowymi i niewielkim nachyleniu charakterystyki - np. BF245A. Podobny generator został opisany w "Radioelektroniku" nr 6/1988 r. w układzie modelowym generator pracował w czterech zakresach - od częstotliwości 2 do 35MHz. Liczbę zwojów cewek obwodów rezonansowych LC najwygodniej jest dobrać eksperymentalnie - kierując się wskazaniem częstotliciemierza cyfrowego. Zaleca się stosowanie cewek powietrznych (bez rdzeni ferrytowych).

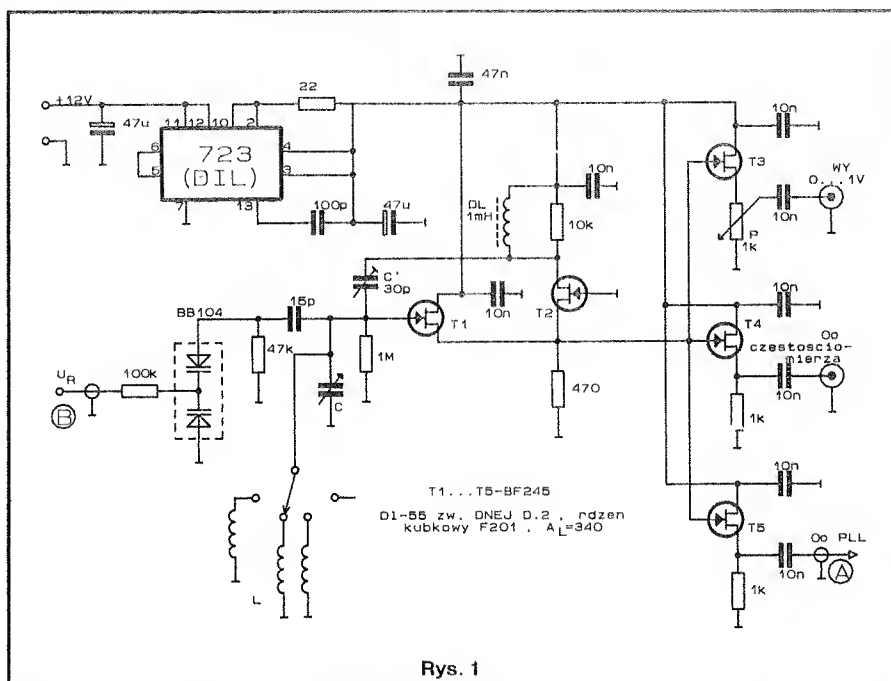
Sygnał z generatora poprzez trzy oddzielne separatory - wtórnik źródłowe na T3, T4 i T5 - jest podawany na wyjście (napięcie wyjściowe jest regulowane potencjometrem P), do częstotliciemierza cyfrowego oraz do przedstawionego na Rys.2, prostego układu fazowej synchronizacji częstotliwości PLL. Generator w zakresie kilkunastu - kilkudziesięciu kHz jest przestrajany napięciem błędem U_R z detektora fazowego, podawanym na podwójną diodę pojemnościową BB104. Z włączonym PLL generator można płynnie przestra-

jać w pełnym zakresie (2 - 35MHz).

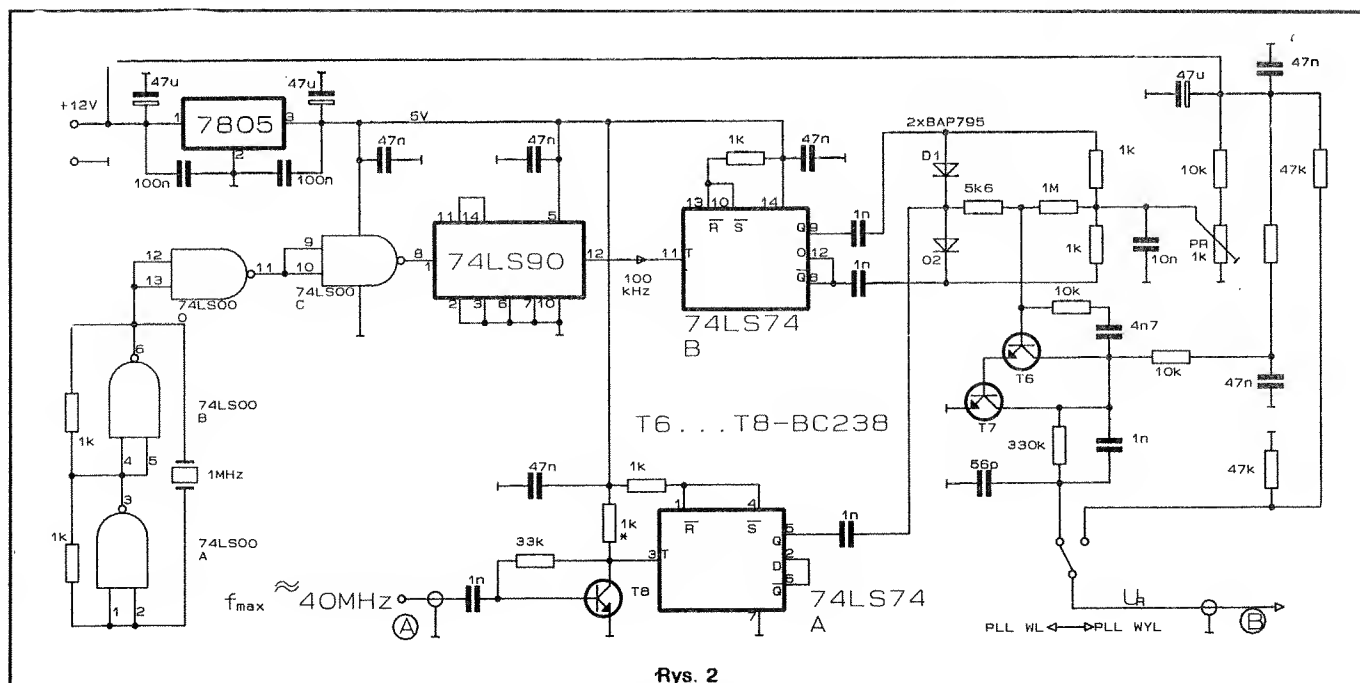
Układ PLL zaprojektowano tak, aby "zaskok" synchronizacji następował co 100kHz. Generator w tym celu należy wstępnie dostroić do żądanej częstotliwości $n \times 100\text{kHz}$ - np. 14100kHz i następnie włączyć PLL. Detektor fazowy (D1 i D2), wzmacniacz napięcia błęd (T6 i T7) oraz filtr sygnału błęd są wzorowane na rozwiązaniu opisanym w amerykańskim miesięczniku "QST" nr 1/1972 r. (przy włączonym PLL, potencjometrem montażowym PR należy

na kolektorach T6 i T7 ustawić napięcie 6V). Bardzo pewną pracę układu PLL uzyskano dzięki temu, że sygnały do detektora fazowego są podawane z wyjść Q i \bar{Q} cyfrowych dzielników częstotliwości. W praktyce okazało się, że układ PLL pracuje także na częstotliwościach harmonicznych będących wielokrotnościami 50kHz, 25kHz, 12.5kHz, ...

Andrzej Kusiak



Rys. 1



Rys. 2

Ocena zniekształceń nieliniowych wzmacniaczy m.cz.

Problem zniekształceń nieliniowych we wzmacniaczach m.cz. jest problemem bardzo ważnym. W artykule będą przedstawione problemy oceny zniekształceń nieliniowych wzmacniaczy m.cz. stosowanych w sprzęcie muzycznym. Do przedstawienia tych problemów posłużono się literaturą z USA, Japonii, Anglii oraz Rosji.

Bardzo często przy ekspertyzie dźwięku programów, odtwarzanych przez odtwarzacze płyt kompaktowych (OPK), potrzebne są wzmacniacze m.cz., o parametrach takich jak OPK. Najlepsze są wzorce, które posiadają pasmo przenoszenia od 5Hz do 20kHz, przy nierównomierności charakterystyki amplitudowo - częstotliwościowej $\pm 0.5\text{dB}$ i odchyłce charakterystyki fazowo - częstotliwościowej od nieliniowej nie większej niż $\pm 10^\circ$, względnym poziomie szumów własnych $-90\text{...}-96\text{dB}$, tłumienności przesłuchu między kanałami -90dB , współczynnika harmonicznych przy nominalnym poziomie sygnału nie większym niż 0.003%.

Przy projektowaniu takich wzmacniaczy, największą trudnością sprawia osiągnięcie ostatniego z wymienionych parametrów - współczynnika harmonicznych i dlatego teraz można zastanowić się nad tym parametrem i nad sposobami zmniejszania tego współczynnika.

Wiadomo, że nieliniowość wejściowej charakterystyki tranzystora $i_c=f(U_{be})$, najbardziej przejawia się wtedy, kiedy stopień wzmacniacza pracuje z generatora napięcia, to jest rezystancja wyjściowa jednego stopnia, jest mniejsza od rezystancji wejściowej następnego stopnia. W tym przypadku sygnał wyjściowy tranzystora - prąd kolektora lub emitera - jest aproksymowany przez eksponencyjną funkcję napięcia U_{be} , a współczynnik harmonicznych 1%, jest osiągany przy wielkości tego napięcia około 1mV. W stopniach wyjściowych wzmacniaczy m.cz., które pracują w układzie OC w rodzajach pracy AB lub B, nieliniowość pojawia się w postaci znanego "schodka" wyjściowego napięcia. Do walki z tym jako źródło sygnału dla stopnia tranzystorowego, zalecane jest stosowanie generatora prądu (wówczas charakterystyka wzmocnienia określana jest zależnością $i_c=f(i_b)$, która jest charakterystyką bardziej liniową niż $i_c=f(U_{be})$, a prąd spoczynkowy kolektorów tranzystorów stopnia wyjściowego ustalany jest nie mniejszy niż $50 + 200\text{mA}$.

Nieliniowość statycznej wyjściowej

charakterystyki tranzystora $i_c=f(U_{be})$ występuje w stopniach ze znaczną amplitudą napięcia kolektor - emiter. Najbardziej nieliniowe są charakterystyki stopni w układach OE, dlatego stopnie wzmocnienia napięcia najlepiej wykonywać jest w układzie OB lub przy OE - OB (kaskada), a wyjściowe stopnie w układach OC.

Nieliniowość pojemności złącza kolektorowego tranzystora $C_c=\text{const}/\sqrt{U_{be}}$, najbardziej występuje również w stopniach wzmocnienia napięcia, przy czym w znacznym stopniu tylko na dużych częstotliwościach. Jaka "dynamiczna" nieliniowość tranzystora jest praktycznie eliminowana przez zastosowanie układów OB lub kaskady, gdyż w tym przypadku baza tranzystora jest "uziemia" i prąd wyjściowy stopnia nie rozgałęzia się do złącza kolektorowego.

Nieliniowość współczynnika wzmocnienia prądu tranzystora $h_{21e}=f(i_c)$ występuje w stopniach wyjściowych wzmacniaczy, posiadających maksymalną zmianę prądu kolektora. Działanie takiej nieliniowości polega na tym, że przy zmianie prądu kolektora i_c np. od 100mA do 2A, współczynnik wzmocnienia h_{21e} tranzystorów m.cz. mocy zmienia się, co powoduje proporcjonalną zmianę rezystancji wejściowej stopnia wyjściowego równej (jeżeli jest to układ OC):

$$R_{we} = h_{21e} \times R_{obc},$$

gdzie R_{obc} - rezystancja obciążenia wzmacniacza.

Taka zmiana rezystancji wejściowej jest podawana do stopnia wzmacniającego napięcie, którego rezystancja wyjściowa jest większa w porównaniu z rezystancją wejściową następnego stopnia, i dlatego wartość chwilowa współczynnika wzmocnienia zmienia się kilkakrotnie w okresie sygnału wyjściowego, w wyniku czego pojawia się nieliniowość amplitudowej charakterystyki wzmacniacza. W celu zmniejszenia tej nieliniowości, konieczne jest zmniejszenie rezystancji wejściowej stopnia wzmocnienia napięcia (przy tym jednak zmniejszają się właściwości wzmacniające) lub zwiększenie rezystancji wejściowej wstępnych stopni. Najprościej jest po prostu zwiększyć ilość stopni wzmocnienia mocy (zamiast typowych dwóch - wykorzystać trzy).

Przeprowadzone doświadczenia na szeregu wzmacniaczy z dynamiczną polaryzacją tranzystorów stopnia wyjściowego (Super A firmy "JVC", Non Switching firmy "Pioneer", New Class

A firmy "Technics") pokazały, że działanie dynamicznej polaryzacji jest zauważalne tylko przy małych prądach spoczynkowych stopni wyjściowych (mniejszych od $20+30\text{mA}$), a przy dużych prądach praktycznie nie wpływa na liniowość wzmacniacza. Inaczej mówiąc, stopnie z dynamiczną polaryzacją pozwalają praktycznie na usunięcie "schodka" przy prądzie spoczynkowym tranzystorów wyjściowych rzędu $15+20\text{mA}$, zamiast $50+100\text{mA}$, ale wówczas wymaga to znacznego skomplikowania układu (np. Super A realizowane jest na 11 tranzystorach) i znacznie pogarsza się termiczna stabilność prądu spoczynkowego, nie zmieniając liniowości wzmacniacza w czasie pracy na normalnej mocy, oraz nie polepszając sprawności wzmacniacza.

Przy poziomie zniekształceń nieliniowych mniejszych niż 0.1%, najbardziej znaczącymi źródłami nieliniowości mogą okazać się źródła nie związane z aktywnymi elementami wzmacniacza - tranzystorami. Do źródeł tych można zaliczyć tak nazywane zniekształcenia "wprowadzone", które pojawiają się na skutek złego połączenia wspólnego przewodu obwodów o małych sygnałach i obwodami o dużych prądach, zniekształcenia, wprowadzane przez układy zabezpieczenia prądowego tranzystorów stopnia wyjściowego i kondensatorami tlenkowymi; zniekształcenia "interfejsowe". Zniekształcenia "wprowadzane" mogą powstawać przy podłączeniu do wspólnych przewodów obwodu wejściowego, oraz obwodu ujemnego sprzężenia zwrotnego do punktów, których potencjały są w stanie spoczynkowym i są różne przy znacznych prądach wyjściowych wzmacniacza. Przykłady takich połączeń pokazane są na Rys.1 i 2. Na Rys.1 prąd w jednej z gałęzi stopnia wyjściowego (posiadający formę różną od sinusoidalnej) tworzy na odcinku a - b spadek napięcia o amplitudzie

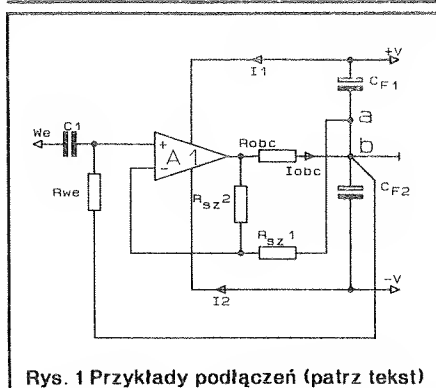
$$U_{a-bm} = I_{1m} \times R_{a-b},$$

gdzie I_{1m} - prąd obciążenia, R_{a-b} - rezystancja odcinka a - b.

Proste obliczenie pokazuje, że jeżeli odcinek ten wynosi np. 1cm przewodu o przekroju 0.5mm^2 (typowa rezystancja $0.5\text{m}\Omega$), prąd 5A przepływający przez ten odcinek tworzy spadek napięcia 2.5mV. Napięcie to jest przyłożone do różnych wejść wzmacniacza i jest ono ekwiwalentne do źródła sem zniekształceń o względnym poziomie

$$N_z = 2.5\text{mV}/U_{we\text{ wzm}},$$

gdzie $U_{we\text{ wzm}}$ - nominalna amplituda



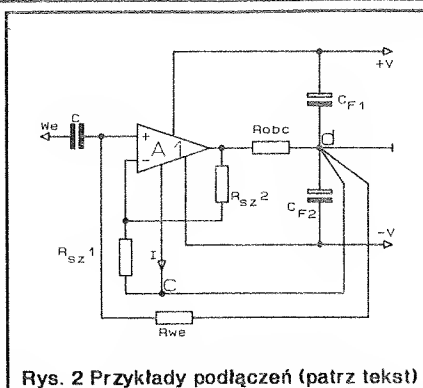
Rys. 1 Przykłady podłączeń (patrz tekst)

napięcia wejściowego wzmacniacza. Dla typowego $U_{we} = 1V$, $N_z = 0.0025$ lub 0.25% .

Jeszcze bardziej prawdopodobny przypadek jest przedstawiony na Rys.2. Tutaj wspólny przewód obwodu ujemnego sprzężenia zwrotnego, podłączony do masy źródła zasilania przez ścieżkę na płycie drukowanej, połączony ze wspólnym przewodem i innymi punktami stopni wzmacniacza. Przy typowej rezystancji między punktami c-d $R_{sz} = 20-30m\Omega$, przepływające przez nią impulsy prądu o wartości $I = 2.5mV/20m\Omega = 0.125A$ wnoszą zniekształcenia około 0.25% .

Układy zabezpieczenia tranzystorów stopni wyjściowych przed przeciążeniem prądowym w większości wzmacniaczy pracują w reżimie ograniczenia maksymalnego prądu kolektora. Poniżej jako elementy progowe najczęściej wykorzystywane są diody lub złącza emiterowe tranzystorów, których charakterystyki prądowo - napięciowe posiadają duże nachylenie, wpływ układów zabezpieczających zaczyna się przy prądach kolektora $1.5+2$ razy mniejszych od prądu ograniczenia, co może przejawiać się w zwiększeniu współczynnika harmonicznego do 0.01% i więcej w czasie pracy na nominalnej mocy. W celu usunięcia tego źródła zniekształceń, celowe jest wykorzystanie układu zabezpieczenia przerzutnikowego w ogóle nie wpływającego na pracę wzmacniacza w normalnym stanie i blokującego przy przeciążeniu tranzystory wszystkich stopni mocy.

Zniekształcenia wprowadzane przez kondensatory tlenkowe, są uwarunkowane kilkoma przyczynami. Niemożliwość rezystancji upływności wpływa na liniowość amplitudowej charakterystyki wzmacniacza. Przy napięciu na okładzinach kondensatora rzędu $1+2V$, współczynnik harmonicznego może osiągnąć $0.1+0.3\%$. Dla takich kondensatorów charakterystyczne są także specyficzne zniekształcenia, których nie można nazwać jako nieliniowe w potocznym znaczeniu, tak jak one nie pojawiają się przy normalnym pomiarze współczynnika harmonicznego. Przy tym szereg badań pokazuje, że



Rys. 2 Przykłady podłączeń (patrz tekst)

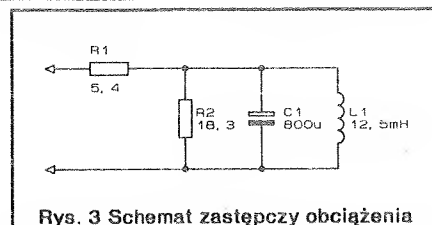
"jakość dźwięku wzmacniacza w 50% jest określana przez charakterystyki kondensatorów tlenkowych". Jest to związane z tym, że w odróżnieniu od innych elementów wzmacniacza posiadają one przewodność jonową a nie elektronową. Tak zwane "jonowe" zniekształcenia nie są poddawane ilościowej ocenie przy pomocy zwykłych przyrządów pomiarowych, ale znacznie zniekształcają wierność przekazywania sygnałów. Wierność odtwarzania sygnałów jest również pogarszana przez efekt dielektrycznej absorpcji kondensatorów tlenkowych. Najbardziej radykalną drogą jest usunięcie kondensatorów tlenkowych z obwodów przechodzenia sygnału i obwodów ujemnego sprzężenia zwrotnego.

Zniekształcenia "interfejsowe" związane są ze współpracą obciążenia (kolumn głośnikowych) i wzmacniacza. Rzecz w tym, że projektowanie i badanie wzmacniaczy przeprowadzane jest z zastępczym obciążeniem - rezystor z aktywną rezystancją, równą nominalnej rezystancji kolumn. Jednak obciążenie w postaci rzeczywistych kolumn posiada reakcyjny i nieliniowy charakter.

Szereg badań przeprowadzonych w ciągu ostatnich lat wykazały, że prąd pobierany przez kolumny przy podaniu na nie okresowych sygnałów m.c.z. o dużej mocy, charakterystycznych dla współczesnej muzyki, przewyższa od $4+8$ razy prąd przy podaniu sinusoidalnego sygnału o tej samej amplitudzie. Innymi słowami, warunkowo można uważać, że rezystancja zastępcza kolumn w czasie kilku milisekund w okresie sygnału, może zmniejszyć się $4+8$ razy (tj. dla kolumn z rezystancją 8Ω - do $1+2\Omega$). A znaczna część wzmacniaczy nie może pracować bez zniekształceń przy takim obciążeniu.

Nieliniowość rezystancji kolumn prowadzi do tego, że przy połączeniu ich z wyjściem wzmacniacza przewodami o długości do $10m$ ($R = 0.2+1\Omega$) współczynnik harmonicznego sygnału na wejściach kolumn może osiągnąć $0.25+0.5\%$, a na wyjściu wzmacniacza jest on bardzo mały.

W celu zmniejszenia zniekształceń "interfejsowych" celowym jest ba-



Rys. 3 Schemat zastępczy obciążenia

danie wzmacniacza z rezystancją zastępczą według standardu IHF A 202 (Accessories for Audio Testing - Radio - Electronics 1980) Rys.3. Jednocześnie należy zapewnić aby wzmacniacz chwilowo mógł pracować z obciążeniem 1 do 2Ω . Celowym jest także wykorzystanie do połączenia przewodu do połączenia o dużym przekroju.

Wiadomo, że występowanie nieliniowości dowolnego elementu wzmacniacza może być zmniejszone, jeżeli element wchodzi w obwód ujemnego sprzężenia zwrotnego. Jednak szereg nieliniowych elementów i stopni nie mają wzmocnienia napięcia (kondensatory, stopnie w układzie OC i inne), dlatego w celu zmniejszenia współczynnika harmonicznego cały wzmacniacz musi być objęty pętlą ujemnego sprzężenia zwrotnego. Dobrze jest np. objąć pętlą ujemnego sprzężenia stopień wyjściowy wzmacniacza pracujący w układzie OC i posiadający współczynnik wzmocnienia napięcia mniejszy od 1 . Taki stopień jest dominującym źródłem nieliniowości prawidłowo zaprojektowanego wzmacniacza. Oprócz tego wnosi on i zniekształcenia "interfejsowe", gdyż bez wspólnego ujemnego sprzężenia zwrotnego, jego rezystancja wyjściowa jest porównywalnie duża.

W czasie projektowania wzmacniaczy należy przestrzegać trzech warunków: dopasowanie maksymalnej prędkości zmian wyjściowego napięcia ze spektrum sygnału wejściowego; ustawienie na wejściu wzmacniacza filtra m.c.z. pierwszego stopnia o częstotliwość obcinania $2+3$ razy przewyższającą najwyższą częstotliwość obszaru roboczego sygnału wejściowego; wprowadzenie korekcji wyprzedzania do obwodu wspólnej pętli ujemnego sprzężenia zwrotnego.

Prędkość zmiany napięcia wyjściowego wzmacniacza powinna odpowiadać następującemu wymaganiu:

$$V_{uwy} \geq 2\pi f_m U_m$$

gdzie f_m - maksymalna częstotliwość sygnału wejściowego, U_m - amplituda napięcia wyjściowego wzmacniacza w reżimie nominalnej mocy.

Mocy wyjściowej $100W$ przy obciążeniu 8Ω odpowiada amplituda, $U_m = 40V$. Z drugiej strony maksymalna częstotliwość sygnału na wyjściu odtwarzacza płyt kompaktowych, zgodnie z twierdzeniem Kotelnikowa, nie może przewyższać połowy częstotli-

wości dyskretyzacji, to jest

$$f_m \leq f_0/2 = 22\text{kHz}.$$

Dlatego wzmacniacz o mocy 100W przy obciążeniu 8Ω powinien zapewnić $V_{u\text{ wy.}} \geq 5.5\text{V}/\mu\text{sek}$. Otrzymana wartość gwarantuje solidną "rezervę wytrzymałości" prędkości narastania, tak jak ono odpowiada reżimowi maksymalnej mocy wyjściowej na najwyższej częstotliwości pasma dźwiękowego, a spektralna gęstość samych "szczytowych", rzeczywistych sygnałów dźwiękowych na częstotliwości 20kHz jest o 10dB mniejsza niż w obszarze średnich częstotliwości.

Wspomniane wyżej filtry m.cz. i gałąź korekcji wyprzedzania obwodu ujemnego sprzężenia zwrotnego zapobiegają pojawieniu się dynamicznych zniekształceń w tym przypadku, jeżeli w widmie sygnału okażą się przypadkowo składowe o częstotliwości kilkadziesiąt kHz, a także pojedynczych MHz. Przy impulsowym charakterze sygnałów pasywnych filtr m.cz. zapewnia zmniejszenie prędkości zmian sygnału na wejściu wzmacniacza, do wartości odpowiadającej warunkowi $V_u \leq 3U_{mf}/f_c$, gdzie f_c - częstotliwość obciążania filtra m.cz., a obwód korekcji wyprzedzania kompensuje opóźnienie

sygnału pętli ujemnego sprzężenia zwrotnego, uwarunkowane skończoną szerokością pasma wzmocnienia wzmacniacza przy otwartej pętli ujemnego sprzężenia zwrotnego.

mgr inż. Zbigniew Pędzik

Opracowano na podstawie:

Radio 5/89

Przełącznik z dodatkową funkcją powtarzania (auto repeat)

Typowy przełącznik monostabilny (chwilowy) włączony w obwód klasycznego generatora wykorzystującego histerezę bramki logicznej tworzy prosty układ mogący sterować punktem świetlnym (półciotkiem) w słupku LED-ów - Rys.1. Każdorazowe przyciśnięcie i zwolnienie generuje pojedynczy impuls na wyjściu, przesuwając punkt świetlny. Przytrzymanie przycisku dłużej niż określony układowo czas opóźnienia przed uruchomieniem funkcji auto-repeat (powtarzania) spowoduje generację impulsów do momentu zwolnienia przycisku - wykres czasowy na Rys.1. Jeśli SW1 jest otwarty wówczas wejście bramki ustawi się w stan wysoki, po naładowaniu się kondensatora C2 przez rezystor R3. Na wejściu bramki będzie zatem stan niski i kondensator C1 będzie rozładowywany przez R2 i R1 - rezystory sprzężenia zwrotnego. Jeżeli zamknijemy przełącznik SW1 wówczas natychmiastowo układ generuje impuls na wyjściu i staje się klasycznym oscylatorem na bramce z histerezą. Impulsy na wyjściu będą niesymetryczne dzięki różnym stałym czasowym ładowania i rozładowywania kondensatora C1, C2. Opóźnienie, po którym włącza się funkcja auto-repeat generowania impulsów określa się jako DBRT (ang. Delay-Before-Repeat-Time). DBRT spowodowane jest opóźnieniem, koniecznym dla wystartowania oscylacji w układzie. Opóźnienie dla wystartowania oscylacji układu (ang. start-up time of the oscillator) jest czasem dłuższym niż okres oscylacji pracującego generatora. W pierwszym momencie po zamknięciu przełącznika SW1, kondensator C1 ładowany jest od poziomu zera do górnego poziomu przełączania bramki z histerezą, natomiast w kolejnym cyklu (gdy SW1 jest nadal zamknięty) kondensator C1 rozładowywany będzie do dolnego

poziomu przełączania bramki i po przełączeniu stanu wyjścia bramki, kondensator C1 będzie się ładował jednak już od poziomu wyższego od poziomu zera - od dolnego poziomu przełączania bramki z histerezą, stąd też kolejne cykle oscylatora będą krótsze od cyklu startowego (który jest właśnie DBRT - Rys.1). Okres impulsów powtarzania (T na Rys.1) określany jest wyrażeniem

$$T = (R1 + R2) \times (C1 + C2) \times (\text{histereza bramki} / \text{napięcie zasilania})$$

i wynosi około 0.15[s]. Typowa wartość histerezy bramki 74HCT14 wynosi 1[V]. Typowy czas DBRT określany jest na podstawie wyrażenia:

$$\text{DBRT} = 0.7T \times (\text{górny poziom przełączania bramki} / \text{histereza bramki})$$

i wynosi około 0.23[s]. Typowa wartość górnego poziomu przełączania bramki 74HCT14 wynosi 2.3[V].

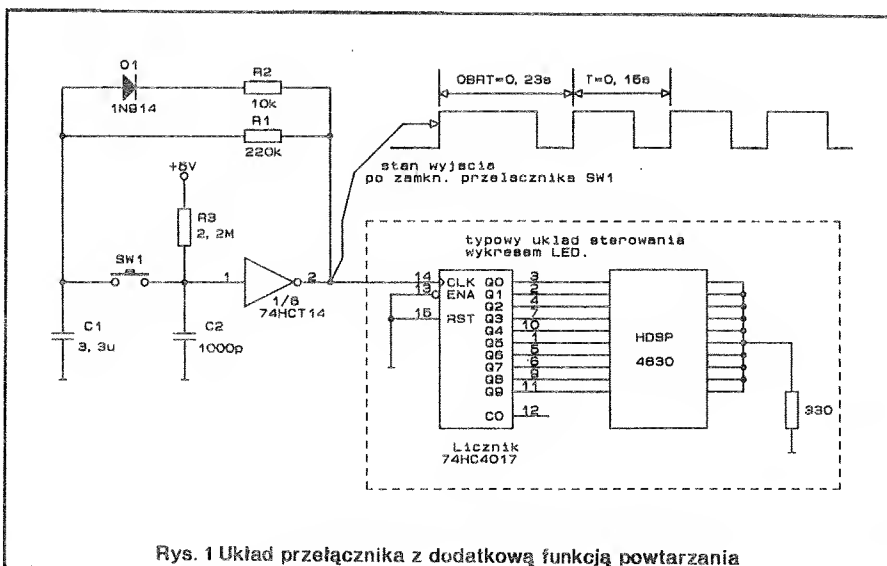
Stała czasowa R3C2 razem z histerezą bramki zapobiega zakłóceniom na wyjściu w przypadku niepożąda-

nym drgań przełącznika SW1 przy przełączaniu. Rezystor R2 i dioda D1 (UWAGA! R2 < R1) powodują, że rozładowanie kondensatora C1 jest szybsze gdy przełącznik SW1 jest zwalniany. Powoduje to, że możliwe jest wielokrotne wygenerowanie impulsów na wyjściu (szybciej niż podczas działania funkcji auto-repeat, przy ciągłym zamknięciu przełącznika SW1) bez opóźnienia DBRT - impulsowanie z ręki. Jedyne wymaganie w tym wypadku, aby R1 < R3 dla zabezpieczenia oscylacji generatora. Typowy układ sterowania wykresem świetlnym pokazano na Rys.1. Układ ten wykorzystuje 74HC4017 i HDSP4830.

mgr inż. Aleksander Rode

Opracowano na podstawie:

ED 20/89



Projektujemy zasilacz stabilizowany 13.8V/10A

Postawmy przed sobą zadanie zaprojektowania zasilacza np. do cb radio o parametrach podanych w tytule. Pierwszą sprawą, którą musimy rozstrzygnąć, to wybór układu scalonego. Dlaczego układ scalony? Argumentów jest dużo począwszy od niezawodności i prostoty zaprojektowania poprzez dobre parametry użytkowe itd. Proponuję układ $\mu A723$ opracowany przez konstruktorów firmy Fairchild w roku 1968. Dlaczego układ, który liczy sobie bez mała ćwierć wieku? Układ $\mu A723$ jest wysokiej klasy stabilizatorem napięcia stałego, a fakt, że tak długo utrzymuje się na szybko zmieniającym się rynku elektronicznym jest doskonałą rejką. Innymi argumentami przemawiającymi za wyborem są jego taniść i powszechność.

Schemat ideowy naszego zasilacza przedstawia Rys.1. Zakładam, że Czytelnik zna wybrany układ scalony, opisany w licznej literaturze np.[1]. Wobec faktu, że napięcie wyjściowe projektowanego zasilacza jest większe od napięcia odniesienia układu scalonego, które wynosi 7.15V, musi zamknąć obwód ujemnego sprzężenia zwrotnego poprzez dzielnik. Nasz dzielnik składa się z oporników R4 i R5. Przyjmujemy, że przez dzielnik popłynie prąd ok. 2mA. Wówczas R5 obliczamy dzieląc wartość napięcia odniesienia przez prąd dzielnika. Wybieramy najbliższą dogodną wartość opornika R5 równą 3.3 k Ω . Opornik R4 obliczymy ze wzoru

$$R4 = (U_o - U_z) \times R5 / U_z,$$

gdzie U_o - napięcie wyjściowe zasilacza, U_z - wartość napięcia odniesienia.

W naszym przypadku $R4 = 3$ k Ω . Przy dokładnym doborze wartości napięcia wyjściowego jeden z oporników należy skorygować z uwagi na stosunkowo duży rozrzut napięcia U_z (6.8V do 7.5V) oraz tolerancję użytych oporników. Obliczenie mocy oporników pozostawiam Czytelnikowi.

W zasilaczu zastosujemy układ ograniczenia prądowego, który będzie współpracował z układem redukcji prądu przy przekroczeniu przez radiator temperatury. Takie rozwiązanie jest bezpieczne z uwagi na brak przebicia wtórnego w tranzystorach typu MOSFET, co jest związane z ujemnym temperaturowym współczynnikiem prądu drenu (lub co wychodzi na jedno, dodatnim współczynnikiem temperaturowym oporności dren-źródło). Dlatego wybrałem ten typ ograniczenia prądowego

a nie redukcję prądu wyjściowego. Dwu lub trzykrotna redukcja prądu pociąga za sobą konieczność wydzielania na rezystorze ograniczającym znacznej mocy. Np. przy prądzie ograniczonym do 3A należy zastosować opór 0.22 Ω . Na takim oporze przy prądzie 10A wydzielą się moc 22W. W naszym przypadku obliczamy opór ograniczający prąd z zależności $R3 = 0.6V / I$ gdzie 0.6V - napięcie baza-emiter tranzystora ograniczającego (w układzie scalonym), I - wartość prądu, przy którym nastąpi ograniczenie. Dla prądu 10A $R3 = 0.06\Omega$, a moc wydzielona na rezystorze 6W. Obliczoną oporność złożymy z dwóch równolegle połączonych oporników RDO-5W-0.12 Ω .

Układ ograniczenia prądu, jak już wspominałem, ma współpracować z układem redukującym prąd wyjściowy stabilizatora (zarazem moc wydzielaną na tranzystorze) po przekroczeniu określonej temperatury radiatora, do którego jest przymocowany tranzystor (lub tranzystory). Układ redukcji prądu składa się z termistora R2 zamocowanego w pobliżu tranzystora, który wraz z opornikiem R6 tworzy dzielnik napięcia, oraz tranzystora Q2. Dzielnik zasilany jest ze źródła napięcia odniesienia stabilizatora. Przyrost temperatury radiatora (równocześnie termistora) powoduje spadek oporności termistora z uwagi na jego ujemny termiczny współczynnik oporności. Gdy na oporniku R6 spadek napięcia przekroczy 0.6V tranzystor Q2 przejdzie do stanu nasycenia. Wobec połączenia kolektora tranzystora Q2 z wyjściem wzmacniacza układu scalonego, nastąpi redukcja prądu wyjściowego stabilizatora. Obliczymy temperaturę jaką musiałby osiągnąć termistor, aby przeciążyć źródło napięcia odniesienia. Wydajność prądowa źródła wynosi 15mA. Oporność termistora zmienia się w funkcji temperatury zgodnie z zależnością (praca [2])

$$R_T = R_{25} \times e^{-B \cdot (T - 298) / (298 \cdot T)},$$

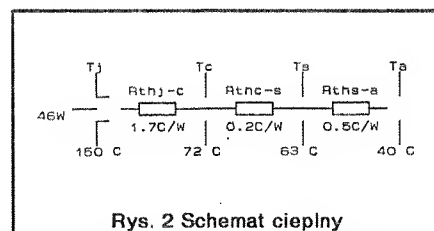
gdzie R_T - oporność termistora w temperaturze T , R_{25} - oporność termistora w temperaturze 25°C, e - zasada logarytmu naturalnego równa 2.718..., B - stała materiałowa termistora, T - temperatura radiatora w °K.

Przeciążenie źródła napięcia odniesienia nastąpi gdy oporność termistora osiągnie wartość około 500 Ω , a temperatura 236°C. Dobierając wartość R6, ustalamy temperaturę, przy której nastąpi wyłączenie prądu. Gdy termistor osiągnie temperaturę 63°C jego oporność przybierze wartość 23.5k Ω . Wartość opornika R6 można obliczyć ze wzoru

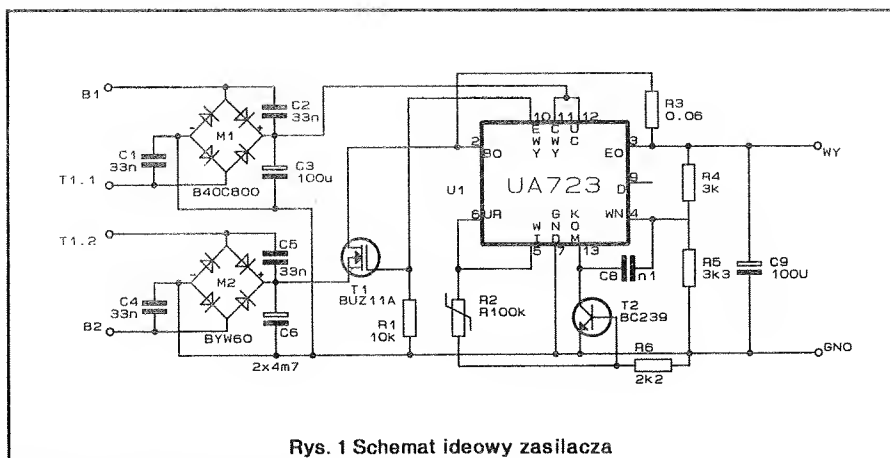
$$R6 = 0.09 \times R_T.$$

Dla temperatury 63°C $R6 = 2.1$ k Ω , najbliższa wartość w szeregu E24 wynosi 2.2k Ω .

Jako tranzystor szeregowy proponuję tranzystor polowy z izolowaną bramką z kanałem wzbogaconym typu n. Jest to tranzystor popularnie określany skrótowo MOSFET (lub SIPMOS dla tranzystorów firmy Siemens). Dlaczego ten właśnie typ tranzystora? Jeden argument już wymieniłem: brak efektu przebicia wtórnego, z tym związana jest łatwość łączenia równoległego (nie trzeba oporników wyrównawczych w źródle tranzystorów, natomiast producenci zalecają bramkę każdego tranzystora łączyć ze źródłem sygnału przez opór o wartości 4.7 Ω do 200 Ω), drugim jest sterowanie o znikomym poborze prądu. Pewną nie-



Rys. 2 Schemat cieplny



Rys. 1 Schemat ideowy zasilacza

dogodnością jest konieczność sterowania bramki względem źródła napięcia o wartości kilku wolt. Na koniec określimy dopuszczalną moc wydzielaną na tranzystorze. Dla tranzystora BUZ11A oporność termiczna wynosi $R_{th-j} = 1.7^{\circ}\text{C/W}$. Do obliczeń przyjmujemy oporność termiczną obudowa tranzystora radiator $R_{th-c} = 0.2^{\circ}\text{C/W}$ (w przypadku stosowania smaru silikonowego), oporność termiczną radiator otoczenie $R_{th-s} = 0.5^{\circ}\text{C/W}$, maksymalną temperaturę otoczenia 40°C . Dopuszczalną moc wydzieloną na tranzystorze obliczamy ze wzoru

$$P = (T_j - T_a) / (R_{th-j} + R_{th-c} + R_{th-s}),$$

gdzie T_j - dopuszczalna temperatura złącza tranzystora dla obranego tranzystora wynosi 150°C , T_a - temperatura otoczenia, którą przyjmujemy równą 40°C . Dla tych warunków obliczona moc wynosi 46W. Jest sprawą zrozumiałą, że wcześniej obliczyłem moc jaką wydzielili się na tranzystorze z iloczynu prądu obciążenia i napięcia wejściowego a później dobrałem radiator. Dopuszczalna moc na tranzystorze, którą obliczyliśmy, pomocna jest do zobrazowania rozkładu temperatur przy przepływie mocy od złącza tranzystora do otoczenia. Jest to koniecz-

ne do ustalenia temperatury zadziałania układu wyłączającego prąd. Przyrost temperatury na oporności termicznej obliczamy mnożąc oporność termiczną przez moc przepływającą (rozprowadzaną) przez tę oporność. Wynik obliczeń obrazuje Rys.2. Dobór pozostałych elementów tj. prostowników pozostawiam doociekliwości Czytelnika informując, że napięcie pomocnicze, zasilające układ scalony, winno być wyższe od napięcia wyjściowego o około 8 do 10V.

Dlaczego nie zaproponowałem zasilacza impulsowego?. Głównie z dwóch powodów: skomplikowania układu oraz kłopotów związanych z generowanymi zakłóceniami. Zasilacz opracowano w specjalistycznej firmie LABEL.

Spis elementów

Układ scalony $\mu\text{A723} - 1\text{szt./U}$

Mostek prostowniczy B40C800 - 1szt./M1

Mostek prostowniczy BYW60 - 1szt./M2

Tranzystor SiPMOS BUZ71A - 1szt./Q1

Tranzystor BC239 - 1szt./Q2

Kondensator KFP 100nF/500V - 1szt./C8

Kondensator KFPi-2F 33nF/63V - 4szt./C1, C2, C4, C5

Kondensator elektrolityczny 04/U
100 μF /40V - 2szt./C3, C9

Kondensator elektrolityczny 61/L
4700 μF /40V - 2szt./C6

Rezystor RDO 5W 0.12 Ω 5% - 2szt./R3

Rezystor RWW 0.25W 2.2k Ω 5% - 1szt./R6

Rezystor RWW 0.25W 3k Ω 5% - 1szt./R4

Rezystor RWW 0.25W 3.3k Ω 5% - 1szt./R5

Rezystor RWW 0.25W 10k Ω 5% - 1szt./R1

Termistor NTC 211 100k Ω - 1szt./R2

inż. Andrzej Dębski

Literatura:

[1] A. Borkowski: Układy scalone w stabilizatorach napięcia stałego. WNT Warszawa 1985.

[2] A. Świt, J. Pułtorak: Przyrządy półprzewodnikowe WNT Warszawa 1976.

Popularny 8-Bitowy Przetwornik C/A DAC 0808 (odpowiednik MC1408, MC1508)

Właściwości

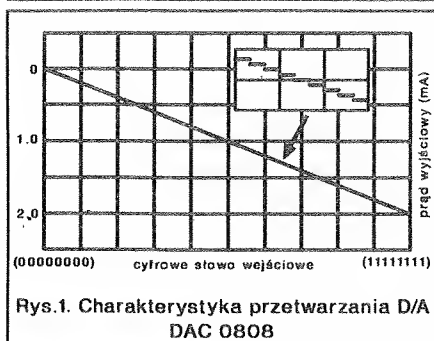
- max błąd nieliniowości 0.19% FS
- czas przetwarzania typ 150ns
- niezanegowane wejścia cyfrowe zgodne z układami ECL, TTL, CMOS, PMOS
- duża szybkość narastania prądu wyjściowego 8mA/ μs
- szeroki zakres temperatur (-55°C $+125^{\circ}\text{C}$)
- standardowy zakres napięć zasilających $+5\text{V}$, -5V do -15V

Typowe zastosowanie

- w układach przetwarzania A/C
- w układach syntezy napięciowej
- w układach cyfryzacji i dekodowania sygnałów AUDIO
- w układach programowanych źródeł odniesienia
- w układach cyfrowych sumatorów i układów odejmujących
- w układach kompresji dynamiki mowy
- w układach sterowania silnikami krokowymi

Parametry elektryczne ($V_{CC}=+5\text{V}$, $V_{EE}=-15\text{V}$, $V_{REF}/R_{14}=2\text{mA}$, $T=25^{\circ}\text{C}$)

Parametr	Symbol	MIN	TYP	MAX	Jedn.
Czas przetwarzania	t_s		150		ns
Czas propagacji	t_{PHL} , t_{PLH}		30		ns
Dryf temperaturowy	T_{CRD}		-20		PPM/ $^{\circ}\text{C}$
Poziom wejść cyfrowych wysoki poziom "1" niski poziom "0"	V_{IH} V_{IL}	2.0		0.8	V V
Prąd wejściowy wejść cyfrowych $V_{IH}=5\text{V}$ $V_{IL}=0.8\text{V}$	I_{IH} I_{IL}		0 -0.4	0.04 -0.8	mA mA
Zakres prądu wyjściowego $V_{EE}=-5.0\text{V}$ $V_{EE}=-15\text{V}$	I_{OR} I_{ON}	0 0	2 2	2.1 4.2	mA mA
Prąd wyjściowy $V_{REF}=2\text{V}$, $R_{14}=1\text{k}\Omega$	I_O	1.9	1.99	2.1	mA
Prąd wyjściowy (wszystkie wejścia "0")	$I_{O(MIN)}$		0	4.0	μA
Prąd zasilający (bity wejściowe w stanie niskim)	I_{CC} I_{EE}		+13.5 -7.5	+22 -13	mA mA
Zakres napięć zasilających	V_{CCR} V_{EE}	+4.5 -4.5	+5.0 -15	+6.5 -16.5	V V
Pobór mocy (bity wej. - low) $V_{EE}=-5.0\text{V}$ $V_{EE}=-15.0\text{V}$ Pobór mocy (bity wej. - high) $V_{EE}=-5.0\text{V}$ $V_{EE}=-15.0\text{V}$	P_O P_O P_O P_O		105 190 90 160	170 305	mW mW mW mW



Opis ogólny

Układ DAC 0808 jest 8-bitowym monostabilnym przetwornikiem cyfrowo-analogowym o czasie ustalania nie przekraczającym 150ns i małym poborze mocy. Dokładność względna przetwornika lepsza niż $\pm 0,19\%$ gwarantuje monotoniczność i liniowość charakterystyki przetwarzania C/A (patrz Rys.1). Prąd wyjściowy odpowiadający stanowi logicznemu 0 na wszystkich wejściach cyfrowych jest mniejszy niż $4\mu A$, co zapewnia wymaganą dokładność zera jeśli tylko $I_{REF} = I_{14} \geq 2mA$. Duża wszechstronność współpracy z układami TTL, CMOS, ECL oraz mała liczba dodatkowych elementów w aplikacji przetwornika sprawia, że jest on chętnie stosowany w najróżniejszych urządzeniach i układach analogowych i cyfrowych.

Uproszczony schemat przetwornika C/A DAC 0808 przedstawiono na Rys.3. Konstrukcja układu jest typowa dla przetworników C/A pracujących z przełączeniem prądów i drabinką rezystancyjną R-2R. Prąd wyjściowy jest iloczynem wartości słowa cyfrowego i wejściowego prądu odniesienia

$$I_{14} = V_{REF}/R_{14}.$$

Prąd odniesienia może mieć wartość ustaloną lub zmieniać się od 0mA do 4mA. Prąd pełnego zakresu I_{FS} jest liniową funkcją prądu odniesienia I_{14} , zgodnie z zależnością

$$I_{FS} = I_0 + I_0 = 255/256 \cdot I_{14}$$

W ogólnym przypadku prąd wyjściowy przetwornika C/A DAC 0808 wyraża się zależnością:

$$I_{wy} = k \cdot (A_1/2 + A_2/4 + A_3/8 + A_4/16 + A_5/32 + A_6/64 + A_7/128 + A_8/256)$$

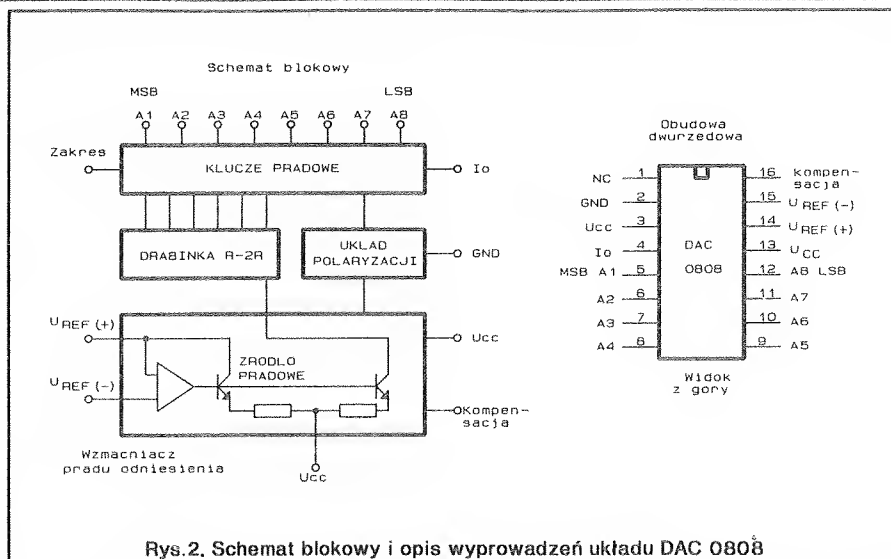
$$\text{gdzie: } k = V_{REF}/R_{14}$$

A_1 - bit MSB

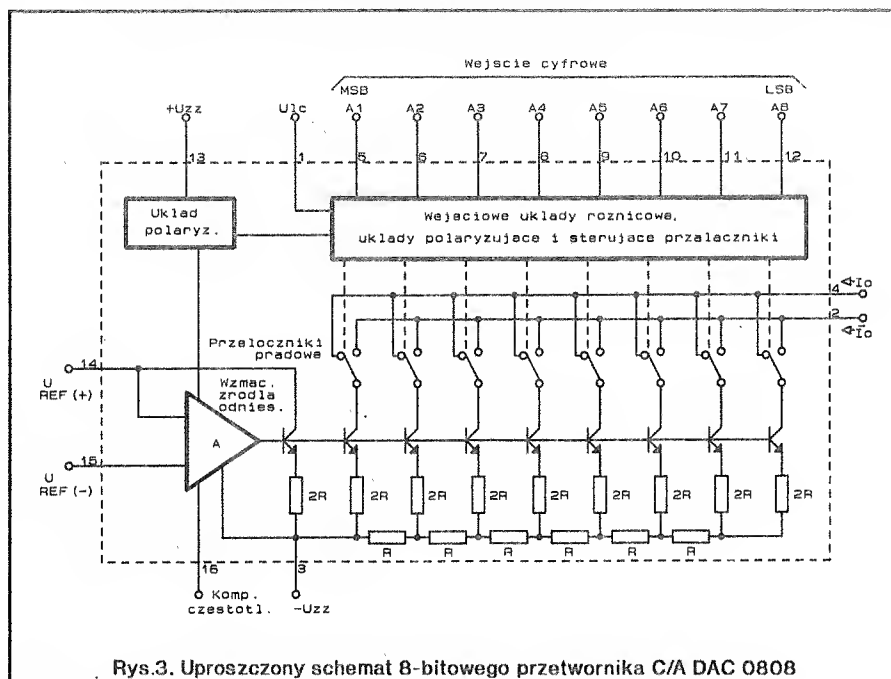
$A_2, A_3, A_4, A_5, A_6, A_7$ - kolejne bity słowa cyfrowego

A_8 - bit LSB

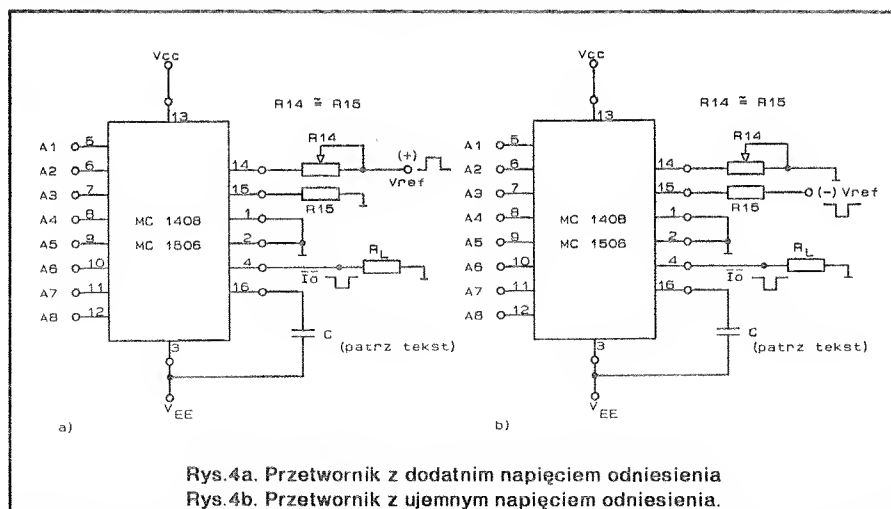
Jak już wspomniano prąd odniesienia I_{14} może być dobrany z przedziału od 0 do 4mA. W większości zastosowań $I_{14} = 2mA$. Regulację prądu odniesienia umożliwia rezystor suwakowy dołączony do wejścia wzmacniacza źródła odniesienia. (Rys.3). Źródło napięcia odniesienia może mieć dowolną pola-



Rys.2. Schemat blokowy i opis wyprowadzeń układu DAC 0808



Rys.3. Uproszczony schemat 8-bitowego przetwornika C/A DAC 0808



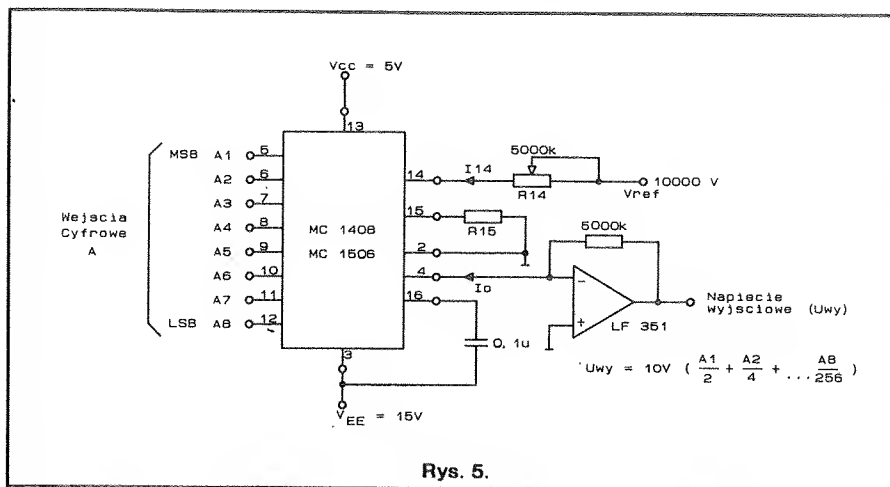
Rys.4a. Przetwornik z dodatnim napięciem odniesienia
Rys.4b. Przetwornik z ujemnym napięciem odniesienia.

ryzację. Sposób dołączenia do przetwornika źródła napięcia odniesienia o polaryzacji dodatniej i ujemnej przedstawiono na Rys.4.

Ujemne napięcie odniesienia może być podłączone przez rezystor R_{16} (sytuacja z Rys.4b) do przetwornika jeśli

jego wartość nie przekracza napięcia $V_{EE} - 3V$. W celu eliminacji niekorzystnego wpływu dryfu temperaturowego na dokładność przetwarzania rezystor $R_{16} \approx R_{14}$. Kondensator C z Rys.4 podłączony między V_{EE} a wyprowadzeniem 16 spełnia funkcję kondensatora

kompensującego. Dla rezystora R_{14} o wartości 1; 2.5 i 5kΩ minimalna wartość kondensatora C to odpowiednio 15; 37 i 75pF.



Praktyczne układy wykorzystujące przetwornik 8-bitowy DAC 0808 (na schematach oznaczony jako MC 1408 lub MC 1508)

1) Typowy przetwornik C/A ogólnego zastosowania (rys. 5)

Do wejść A1...A8 dołączamy wejściowe słowo cyfrowe. Rezystorem R_{14} ustalamy $I_{14}=2\text{mA}$. Dołączony wzmacniacz operacyjny spełnia funkcję konwertera prąd-napięcie. Napięcie wyjściowe wzmacniacza operacyjnego wynosi więc

$$U_{wy}=5k \cdot I_o$$

gdzie:

$$I_o=I_{14} \cdot (A_1/2 + A_2/4 + \dots + A_8/256)$$

dla ustalonego prądu odniesienia $I_{14}=2\text{mA}$ otrzymujemy

$$U_{wy}=5k \cdot 2\text{mA} \cdot (A_1/2 + \dots + A_8/256) = 10V \cdot (A_1/2 + \dots + A_8/256)$$

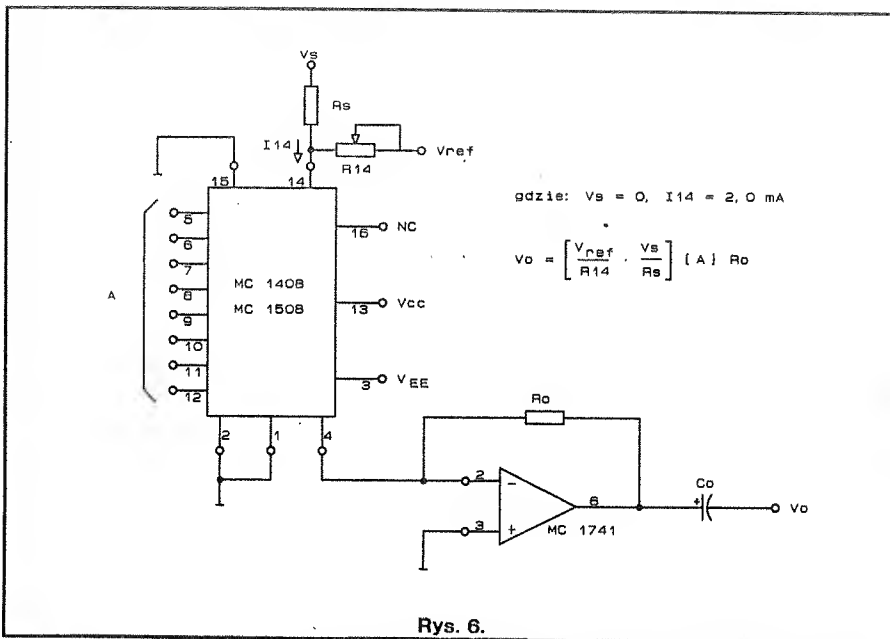
Podając na wejście słowo cyfrowe od 00000000 do 11111111 otrzymamy skokową zmianę napięcia od 0V do $(255/256) \cdot 10V$

2) DAC 0808 w układzie cyfrowo-programowanego współczynnika wzmocnienia lub tłumika sygnału wejściowego V_s (rys. 6)

Napięcie wyjściowe:

$$V_o = [V_{REF}/R_{14} + V_s/R_s] \cdot (A/R_o)$$

Kiedy $V_s=0V$ to $I_{14}=2\text{mA}$



3) Przetwornik C/A DAC 0808 w układzie odejmującym dwa 8-bitowe słowa cyfrowe A i B (wynik analogowy) lub regulowanego tłumika różnicy napięć (V_{REF1} i V_{REF2}) (rys. 7).

$$I_o = I_{o1} - I_{o2} = V_{REF1}/R_{14(1)} \cdot (A) - V_{REF2}/R_{14(2)} \cdot (B)$$

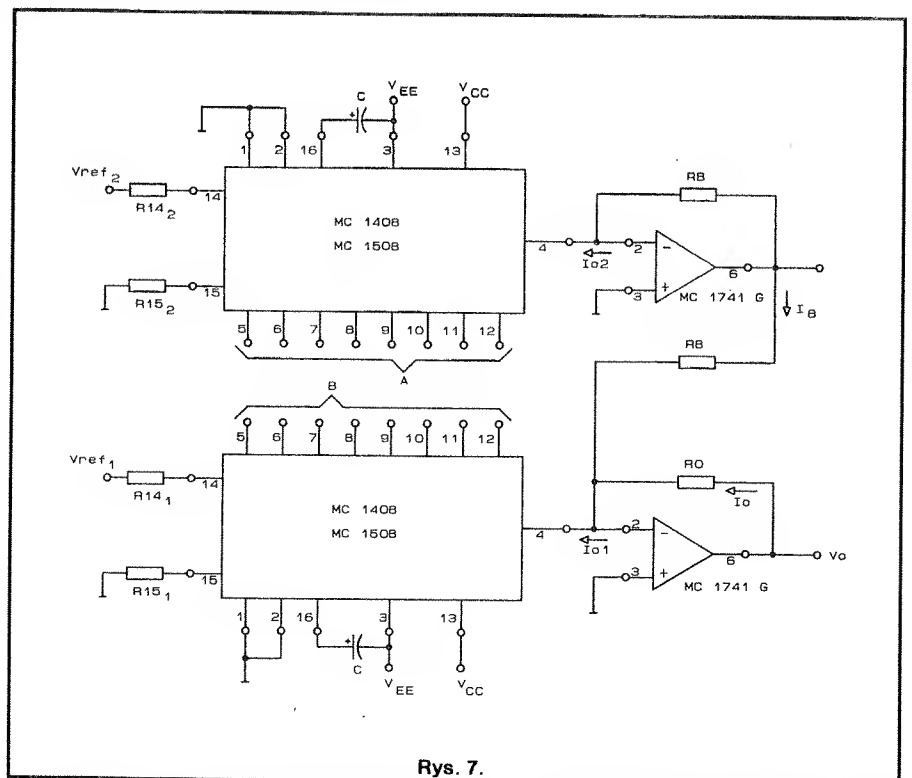
$$\text{Jeżeli: } V_{REF1}/R_{14(1)} = V_{REF2}/R_{14(2)}$$

$$\text{to: } V_o = V_{REF1}/R_{14(1)} \cdot R_o \cdot (A - B)$$

Jeżeli połączymy wejścia cyfrowe A z B otrzymamy:

$$V_o = A \cdot [V_{REF1}/R_{14(1)} - V_{REF2}/R_{14(2)}]$$

c.d. na następnej stronie



The diagram illustrates a DAC circuit using two MC 1408 (MC 1408L7 and MC 1408P7) and an MC 1741 operational amplifier. The circuit includes a Vref input, VCC, and VEE supply rails, and various resistors (R14, R15, R16, R0) and capacitors (C). The output is Vo.

Top MC 1408 (MC 1408L7 / MC 1408P7):

- Inputs:** MSB (pin 14) is connected to Vref through resistor R14₁. LSB (pin 8) is connected to Vref through resistor R14₂. VCC (pin 13) is connected to the top supply rail.
- Outputs:** Pins 4, 15, 12, 11, 10, 9, 1, and 2 are connected to the bottom supply rail (VEE) through resistors R15 and capacitors C.

Bottom MC 1408 (MC 1408L6 / MC 1408PB):

- Inputs:** MSB (pin 14) is connected to Vref through resistor R14₂. LSB (pin 8) is connected to Vref through resistor R14₁. VCC (pin 13) is connected to the bottom supply rail.
- Outputs:** Pins 4, 15, 12, 11, 10, 9, 1, and 2 are connected to the bottom supply rail (VEE) through resistors R16 and capacitors C.

Operational Amplifier (MC 1741):

- Inputs:** The inverting input (-) is connected to the output of the top MC 1408 (pin 4) through resistor R15. The non-inverting input (+) is connected to the output of the bottom MC 1408 (pin 4) through resistor R16.
- Feedback:** A feedback resistor R0 (5k) is connected between the output (Vo) and the inverting input (-).
- Supply:** The op-amp is powered by the top supply rail (VCC) and the bottom supply rail (VEE).

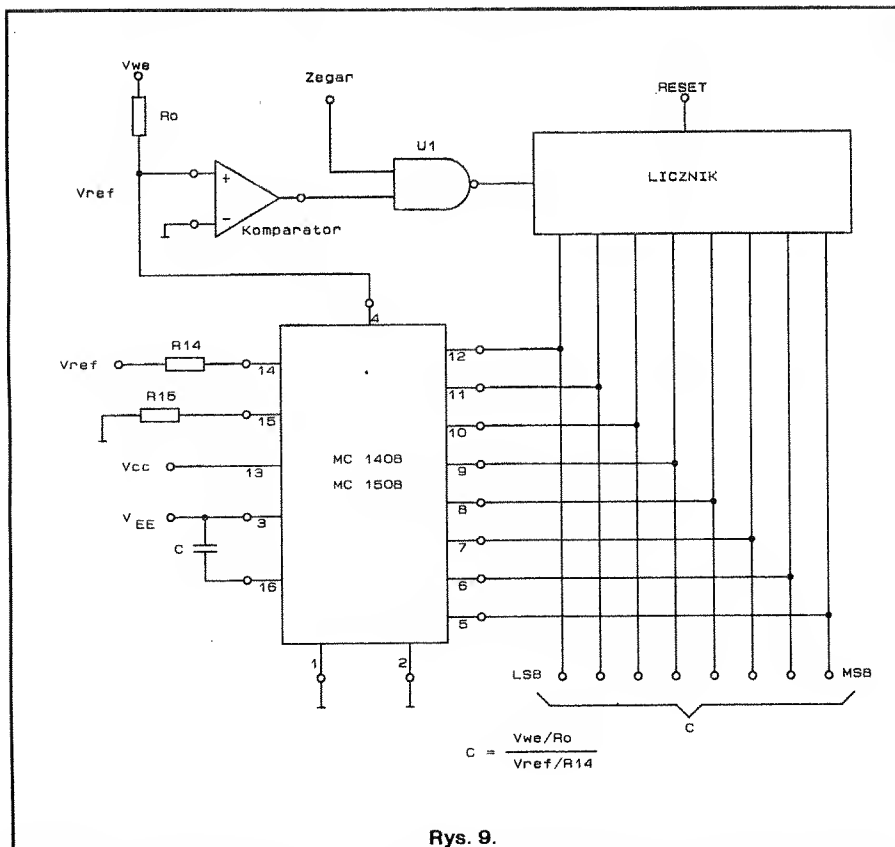
Resistor Values:

- R0: 5k
- R14₁, R14₂: 1. Bk (100k), 0.5%
- R15, R16: 200, 0.5%

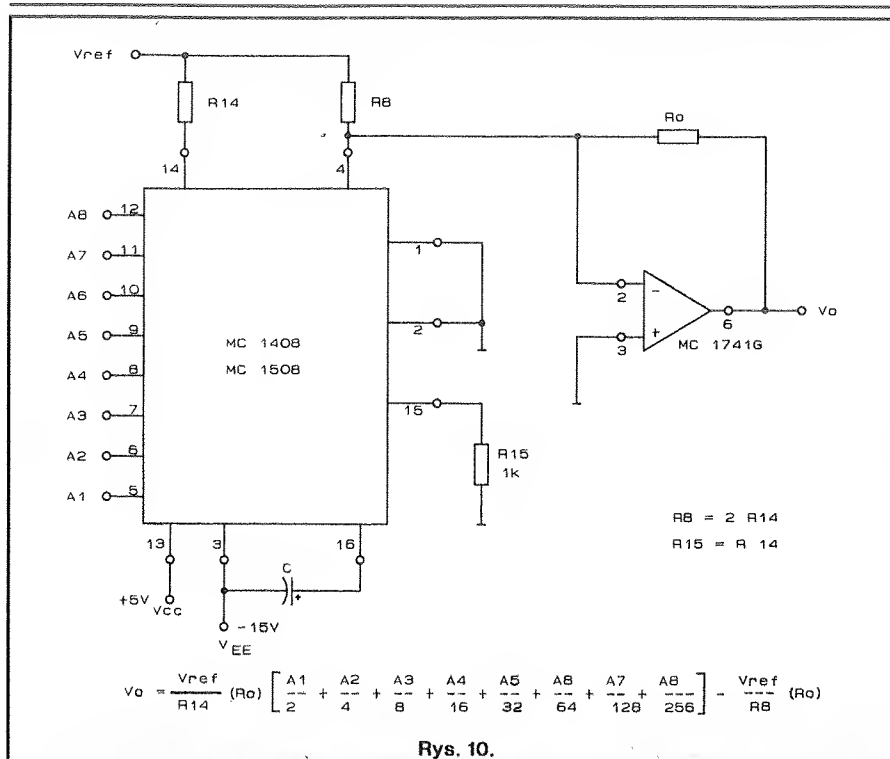
Rys. 8.

Należy pamiętać, że przetwarzamy wartość próbki sygnału analogowego doprowadzonego do wejścia V_{IN} . 8-bitowy licznik rozpoczyna wraz z taktem zegara zliczanie od zera w górę. Zliczanie odbywa się tak długo aż przetworzone słowo cyfrowe na sygnał analogowy zrówna się z wartością mierzonej próbki. Wówczas na wyjściu komparatora pojawi się stan niski, który z kolei zablokuje CLOCK (na wyjściu NAND U1 stan wysoki). Stan C na wyjściu licznika będzie cyfrową wartością mierzonej (przetwarzanej) próbki analogowego sygnału V_{IN} .

c.d na str.17



Rys. 9.



6) Przetwornik C/A w układzie umożliwiającym otrzymanie wyjściowego napięcia o polaryzacji dodatniej i ujemnej lub napięcia ujemnego.

Zmienną polaryzację napięcia wyjściowego otrzymujemy podając na wejście przetwornika odpowiednie słowo cyfrowe. Jeżeli $R8=2R14$ więc:

$$V_o = V_{REF}/R_{14} \cdot R_o (A_1/2 + \dots + A_8/256) - V_{REF}/2R_{14} \cdot R_o$$

Po dalszych przekształceniach:

$$V_o = V_{REF}/2R_{14} \cdot R_o (2 \cdot (A) - 1)$$

Jeżeli wejściowe słowo kodowe zawierać się będzie w przedziale 00(Hex) do 80(Hex) napięcie wyjściowe będzie miało polaryzację ujemną (znak w nawiasie ujemny). Dla słowa wejściowego 80(Hex) nap. wyjściowe będzie równe 0. Dla słowa wejściowego w przedziale 80(Hex) do FF(Hex) polaryzacja napięcia wyjściowego będzie dodatnia.

mgr inż. Dariusz Bieńkowski

Filtry małej częstotliwości

Dla amatorów krótkofalarstwa, radiodiodniaki z reguły posiadają zbyt dużą szerokość pasma. Również ze względu na czułość, często słabe sygnały są zagłuszane przez szumy. Także i silne sygnały SSB i CW są nieraz zakłócające i utrudniają życie amatorom, gdyż informacja nie może być dobrze odbierana. Przy tym również gwizd interferencyjny nie jest całkowicie tłumiony. W celu zmniejszenia tych trudności niżej będą przedstawione propozycje dodatkowych filtrów m.cz.

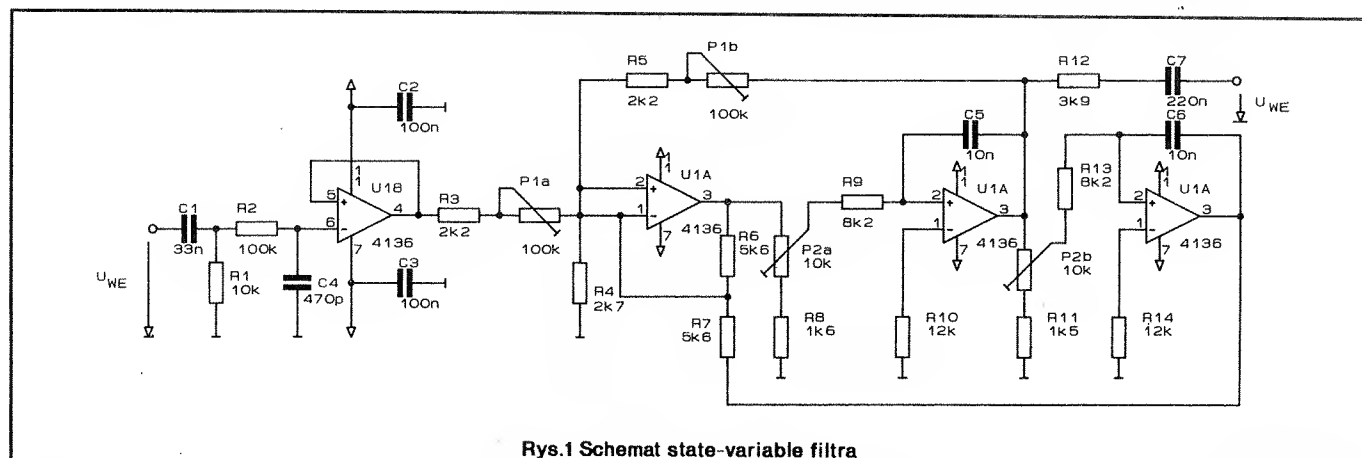
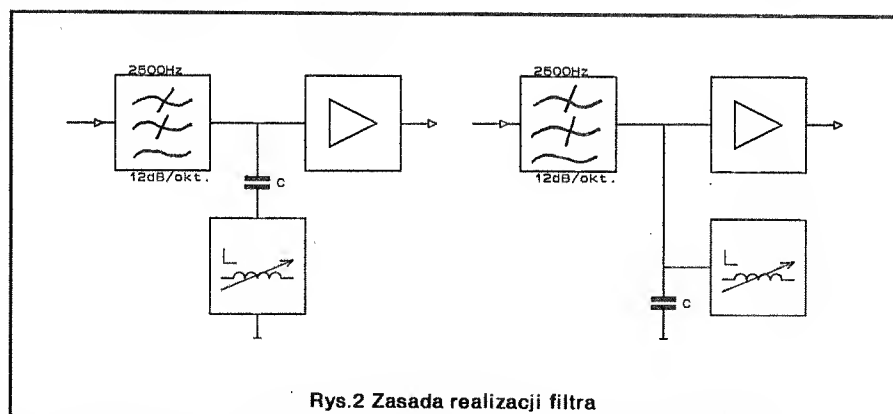
State - Variable filter

Na Rys.1 pokazany jest schemat aktywnego filtra RC, w którym są regulowane: średnia częstotliwość oraz szerokość pasma.

Obwód wejściowy tworzony jest przez rezystory R1, R2 i kondensatory C1 i C4. Szerokość pasma znajduje się

między 500Hz i 3.4kHz. Układ US1 działa jako stopień buforowy. Filtr jest zrealizowany na układach US2 + US4. Dobroć regulowana jest przy pomocy rezystora P1. Rezystorem P2 można zmieniać średnią częstotliwość pomiędzy 200Hz i 2kHz. W układzie mogą być stosowane inne typy wzma-

niaczy operacyjnych. Temperaturowa stabilizacja punktu pracy nie jest tutaj wymagana. Rezystor R12 określa głośność i może również służyć do dopasowywania słuchawek.



Aktywny filtr CW- NOTCH

Rys.2 przedstawia zasadę realizacji filtrów: blokującego pasmo (z lewej strony) oraz przepuszczającego pasmo (z prawej strony). Dla pierwszego rodzaju pracy filtra są tłumione dźwięki intermodulacyjne lub zakłócenia - CW (Notch-filtr), a w drugiego rodzaju pracy są przenoszone sygnały telegraficzne. Różnica polega na wstawieniu elementów L i C.

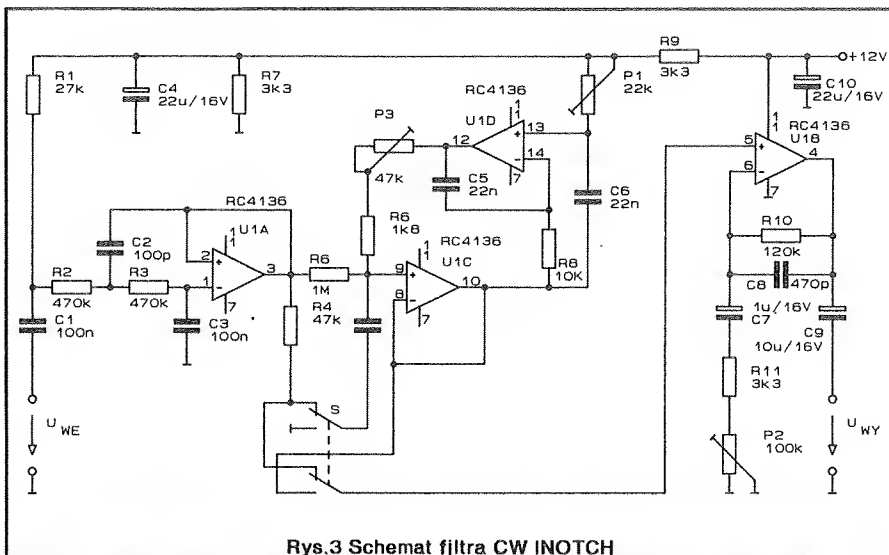
Na Rys.3 pokazana jest praktyczna realizacja filtra. Jako aktywne komponenty są zastosowane wzmacniacze operacyjne US2 i US3. Układ US1 służy do tłumienia bardzo wysokich częstotliwości zakłóceń. Stopień wyjściowy na US4, jest strojony przez P3. Przy pomocy P2 ustawiana jest głośność. Średnia częstotliwość jest regulowana

między 300Hz i 4kHz przy pomocy P3.

Opracowano na podstawie:

FUNKAMATEUR 8/90

mgr inż. Zbigniew Pędzik



Rys.3 Schemat filtra CW INOTCH

Lista rozkazów mikrokomputerów serii MCS-48

1. ADO A, # n: $A \leftarrow A \oplus M(PC + 1)$:

00000011
n

dodaj drugi bajt rozkazu do zawartości akumulatora

CY AC

2. ADD A, R: $A \leftarrow A + R$:

01101XXX

dodaj zawartość rejestru R do akumulatora

CY AC

3. ADD A, @R': $A \leftarrow A + M(R')$:

0110000Y

dodaj zawartość komórki pamięci wskazanej przez rejestr R' do akumulatora

CY AC

4. ADDC A, # n: $A \leftarrow A + M(PC + 1) + CY$:

00010011
n

dodaj z przeniesieniem

CY AC

5. AODC A, R: $A \leftarrow A + R + CY$:

01111XXX

dodaj z przeniesieniem

CY AC

6. AODC A, @R': $A \leftarrow A + M(R') + CY$:

0111000Y

dodaj z przeniesieniem

CY AC

7. ANL A, # n: $A \leftarrow A \wedge M(PC + 1)$:

01010011
n

pomnóż logicznie zawartość akumulatora i drugi bajt rozkazu

8. ANL A, R: $A \leftarrow A \wedge R$:

01011XXX

pomnóż logicznie akumulator i zawartość rejestru R

9. ANL A, @R': $A \leftarrow A \wedge M(R')$:

0101000Y

pomnóż logicznie akumulator i zawartość komórki pamięci wskazanej przez rejestr R'

10. ANL BUS, # n: $BUS \leftarrow BUS \wedge M(PC + 1)$:

10011000
n

pomnóż logicznie zawartość portu PO i drugi bajt rozkazu

11. ANL P, # n: $P \leftarrow P \wedge M(PC + 1)$:

100110XX
n

pomnóż logicznie zawartość portu P i drugi bajt rozkazu

12. ANLD EP, A: $EP \leftarrow EP \wedge A \cdot 3 + 0$:

100111PP

pomnóż logicznie zawartość portu EP i młodszy półbajt akumulatora

13. CALL a:

$M(SP) + PSW \cdot 7 + 4 \cdot OPC$; przejdź do podprogramu $SP + SP + 1, PC + 11 + 0$; PC bezwarunkowo; na stos (11) OM (PC) $\cdot 7 + 5$ OM (PC + 1) wysłana jest zawartość licznika rozkazów (stos $\cdot 11 + 0$; PC) i cztery starsze bity słowa stanu (stos $\cdot 15 + 12$; $PSW \cdot 7 + 4$) i wskaźnik stosu jest zwiększany o 1; do licznika rozkazów wpisywany jest 11-bitowy adres podprogramu, przy czym bit dwunasty PC nie ulega zmianie - skok do podprogramu odbywa się w danym bloku pamięci o pojemności 2KB

8₁₀ 8₉ 8₈ 1 0 1 0 0
8₇ + 8₀

14. CLR A: $A \leftarrow 0$:

00100111

zaruj akumulator

15. CLR C: $CY \leftarrow 0$:

10010111

zeruj bit przeniesienia

16. CLR FO: $FO \leftarrow 0$:

10000101

zeruj bit FO

17. CLR FI: $FI \leftarrow 0$:

10100101

zaruj bit FI

18. CPL A: $A \leftarrow \bar{A}$:

00110111

zaneguj akumulator

19. CPL C:	CY ← CY:	zaneguj bit przeniesienia	38. JFO a8:	F0 = 1, to PC ← 7 + 0 + M (PC + 1) F0 = 0, to PC ← PC + 2: skocz, gdy F0 = 1
10100111			10110110	a ₇ + a ₀
20. CPL F0:	F0 ← F0:	zaneguj bit F0	39. JF1 a8:	F1 = 1 to PC ← 7 + 0 + M (PC + 1) F1 = 0 to PC ← PC + 2: skocz, gdy F1 = 1
10010101			01110110	a ₇ + a ₀
21. CPL F1:	F1 ← F1:	zaneguj bit F1	40. JMP a:	PC ← 11 + 0 + PC ← 11 + 0 M (PC) ← 7 + 5 + 0 M (PC + 1): skok bezwarunkowy do adresu a (w ramach jednego bloku 2KB)
10110101			8 ₁₀ 8 ₉ 8 ₈ 0 0 1 0 0	a ₇ + a ₀
22. DAA:		korekcja dziesiętna CY AC ↓ ↓ zmniejsz akumulator o 1	41. JMPP @ A:	PC ← 7 + 0 + M (A): skok bezwarunkowy do adresu zawartego w komórce pamięci wskazanej przez akumulator (skok w ramach 256B strony bieżącej)
01010111			10110011	
23. DEC A:	A ← A - 1:		42. JNC a8:	CY = 0 to PC ← 7 + 0 + M (PC + 1): skocz, gdy CY = 0 CY = 1 to PC ← PC + 2
00000111			11100110	a ₇ + a ₀
24. DEC R:	R ← R - 1:	zmniejsz rejestr R o 1	43. JNI a8:	INT = 0 to PC ← 7 + 0 + M (PC + 1): skocz, gdy jest przerwanie zewnętrzne (przy zablokowanym układzie przerwań) zewnętrznych INT = 1 to PC ← PC + 2
11001XXX			10000110	a ₇ + a ₀
25. DJNZ R, a8:	R ← R - 1; R ≠ 0 to PC ← 7 + 0 + M (PC + 1)	skocz, gdy zawartość rejestru R nie równa się zero; zmniejszenie zawartości rejestru R; gdy R ≠ 0, do młodszego bajtu licznika programu wpisany zostaje 8-bitowy adres a	44. JNT0 a8:	T0 = 0 to PC ← 7 + 0 + M (PC + 1): skocz, gdy T0 = 0 T0 = 1 to PC ← PC + 2
11101XXX			00100110	
26. DIS I:		zablokuj przerwanie zewnętrzne	45. JNT1 a8:	T1 = 0 to PC ← 7 + 0 + M (PC + 1): skocz, gdy T1 = 0 T1 = 1 to PC ← PC + 2
00010101			01000110	a ₇ + a ₀
27. DIS TCNTI:		zablokuj przerwanie wewnętrzne	46. JNZ a8:	A ≠ 0 to PC ← 7 + 0 + M (PC + 1): skocz, gdy akumulator nie równa się zero A = 0 to PC ← PC + 2
00110101			10010110	a ₇ + a ₀
28. EN I:		odblokuj przerwanie zewnętrzne	47. JTF a8:	TF = 1 to PC ← 7 + 0 + M (PC + 1): skocz, gdy wystąpiło przepełnienie licznika (przy zablokowanym układzie przerwań wewnętrznych) TF = 0 to PC ← PC + 2
00000101			00010110	a ₇ + a ₀
29. EN TCNTI:		odblokuj przerwanie wewnętrzne	48. JTO a8:	T0 = 1 to PC ← 7 + 0 + M (PC + 1): skocz, gdy T0 = 1 T0 = 0 to PC ← PC + 2
00100101			00110110	a ₇ + a ₀
30. ENTO CLK:		podaj CLK na wyprowadzenie T0	49. JT1 a8:	T1 = 1 to PC ← 7 + 0 + M (PC + 1): skocz, gdy T1 = 1 T1 = 0 to PC ← PC + 2
01110101			01010110	a ₇ + a ₀
31. IN A, P:	A ← P:	prześlij zawartość portu P do akumulatora	50. JZ a8:	A = 0 to PC ← 7 + 0 + M (PC + 1) skocz, gdy akumulator równa się zero (wszystkie bity) A ≠ 0 to PC ← PC + 2
000010XX			11000110	a ₇ + a ₀
32. INS A, BUS:	A ← BUS:	prześlij zawartość portu P0 do akumulatora	51. MOV A, # n:	A ← M (PC + 1): prześlij do akumulatora drugi bajt rozkazu (liczbę n)
00001000			00100011	n
33. INC A:	A ← A + 1:	zwiększ akumulator		
00010111				
34. INC R:	R ← R + 1:	zwiększ rejestr R		
00011XXX				
35. INC @ R:	M (R) ← M (R) + 1:	zwiększ zawartość komórki pamięci wskazanej przez rejestr R		
0001000Y				
36. JBI a8:	A (Bi) = 1 to PC ← 7 + 0 + M (PC + 1) A (Bi) = 0 to PC ← PC + 2:	skocz, gdy i-ty bit akumulatora jest równy 1; wówczas do licznika rozkazów wpisywany jest drugi bajt rozkazu (skok odbywa się w ramach 256B strony bieżącej)		
bb b10010				
8 ₇ + a ₀				
37. JC a8:	CY = 1 to PC ← 7 + 0 + M (PC + 1) CY = 0 to PC ← PC + 2:	skocz, gdy CY = 1;		
11110110				
8 ₇ + a ₀				

52. MOV A, PSW: A ← PSW:	prześlij słowo stanu procesora do akumulatora	58. NOP:	Nic nie rób
11000111		00000000	
53. MOV A, R: A ← R:	prześlij zawart. rejestru R	69. ORL A, # n: A ← A ∨ M(PC + 1):	dodaj logicznie zawartość akumulatora i liczbę n
11111XXX		01000011 n	
54. MOV A, @R': A ← M(R'):	prześlij zawartość komórki pamięci wskazanej przez rejestr R'	70. ORL A, R: A ← A ∨ R:	dodaj logicznie zawartość akumulatora i rejestru R
1111000Y		01001XXX	
55. MOV A, T: A ← T:	odczytaj stan licznika	71. ORL A, @R': A ← A ∨ M(R'):	dodaj logicznie zawartość akumulatora i komórki pamięci wskazanej przez rejestr R'
01000010		0100000Y	
56. MOV PSW, A: PSW ← A:	ustaw słowo stanu procesora CY AC	72. ORL BUS, # n: BUS ← BUS ∨ M(PC + 1):	dodaj logicznie zawartość portu P0 i liczbę n
11010111		10001000 n	
57. MOV R, A: R ← A:	prześlij zawartość akumulatora do rejestru R	73. ORL P, # n: P ← P ∨ M(PC + 1):	dodaj logicznie zawartość portu P i liczbę n
10101XXX		100010XX n	
58. MOV R, # n: R ← M(PC + 1):	prześlij do rejestru R liczbę n	74. ORLD EP, A: EP ← EP ∨ A · 3 + 0:	dodaj logicznie zawartość portu EP i młodszy półbajt akumulatora
10111XXX n		100011PP	
59. MOV @R', A: M(R') ← A:	prześlij akumulator do komórki pamięci wskazanej przez rejestr R'	75. OUTL BUS, A: BUS ← A:	prześlij zawartość akumulatora do portu P0
1010000Y		00000010	
60. MOV @R', # n: M(R') ← M(PC + 1):	prześlij liczbę n do komórki pamięci wskazanej przez rejestr R'	76. OUTL P, A: P ← A:	prześlij zawartość akumulatora do portu P
1011000Y n		001110XX	
61. MOV T, A: T ← A:	ustaw licznik T	77. RET:	SP ← SP - 1; PC ← M(SP): powrót z podprogramu baz odtworzenia słowa stanu procesora
01100010			· wskaźnik stanu jest zmniejszany o 1 i zawartość komórki pamięci wskazanej przez wskaźnik stosu jest wpisana do licznika programu (PC ← stos(11 + 0))
62. MOVD A, EP: A ← 3 + 0 + EP:	odczytaj port zewnętrzny EP	78. RETR:	SP ← SP - 1, PC ← M(SP): powrót z podprogramu z odtwarzaniem słowa stanu procesora
A · 7 + 4 + 0	· przesłanie zawartości portu do młodszego półbajtu akumulatora		· wskaźnik stosu jest zmniejszany o 1 i zawartość komórki pamięci wskazanej przez wskaźnik stosu jest wpisana do licznika programu (PC ← stos(11 + 0)) oraz do starszego półbajtu rejestru znaczników jako słowo stanu procesora (PSW ← 7 + 4 + stos(15 + 12)).
000011PP		10000011	
63. MOVD EP, A: EP ← A · 3 + 0:	ustaw port EP	79. RL A:	A ← (A · 7) + A · 6 + 0 · 0 A · 7: przesun cyklicznie w lewo zawartość akumulatora
001111PP	· przesłanie do portu młodsze półbajtu akumulatora	11100111	
64. MOVP A, @A: PC ← 7 + 0 + A:	prześlij do akumulatora zawartość komórki pamięci (znajdującej się na stronie bieżącej) wskazanej przez akumulator	80. RLC A:	CY ← 0 A ← (A · 7 + 0) + A · 7 + 0 OCY: przesun cyklicznie w lewo akumulator z bitem przeniesienia
A ← M(PC)		11110111	
10100011		81. RR A:	A ← (A · 7 + 0) + A · 0 · 0 A · 7 + 1: przesun cyklicznie w prawo
65. MOV P3 A, @A: PC ← 7 + 0 + A; PC ← 11 + 8 + 3; jak wyżej (komórka pamięci znajduje się na stronie trzeciej)		01110111	
A ← M(PC)			
11100011			
66. MOVX A, @R': A ← M(R'):	prześlij zawartość komórki pamięci zewnętrznej wskazanej przez rejestr R' do akumulatora		
1000000Y			
67. MOVX @R', A: M(R') ← A:	prześlij zawart. akumulatora do komórki pamięci zew. wskazanej przez rejestr R'		
1001000Y			

82. RRC A: $A \cdot 7 + 0 \cdot 0 \text{ CY} + \text{CY} \cdot 0 \text{ A} \cdot 7 + 0$: przesun cyklicznie w prawo z przeniesieniem CY
01100111

83. SEL MBO: PC $\cdot 11 + 0$: wybierz blok 0 pamięci programu
 zeruje dwunasty bit licznika programu
11100101

84. SEL MBI: PC $\cdot 11 + 1$: wybierz blok 1 pamięci programu
 ustawi dwunasty bit licznika programu
11110101

85. SEL RBO: ewybierz zestaw rejestrów $R0 + R7$
11000101

86. SEL RBI: wybierz zestaw rejestrów $R0' + R7'$
11010101

87. STRT T: włącz układ czasowy
01010101

88. STRT CNT: włącz licznik
01000101

89. STOP TCNT: zatrzymaj układ czasowy/ licznik
01100101

90. SWAP A: $A \cdot 7 + 4 \cdot \leftrightarrow A \cdot 3 + 0$: zamień miejscami półbajty akumulatora
01000111

91. XCH A, R: $A \leftrightarrow R$: wymień zawartość akumulatora i rejestru R
01101XXX

92. XCH A, @ R': $A \leftrightarrow M(R')$: wymień zawartość akumulatora i komórki pamięci wskazanej przez rejestr R'
0010000Y

93. XCHD A, @ R': $A \cdot 3 + 0 \cdot \leftrightarrow M(RY) \cdot 3 + 0$: zamień miejscami młodsze półbajty akumulatora i komórki pamięci wskazanej przez rejestr R'
0011000Y

94. XRL A, @ n: $A \leftarrow A \oplus M(IPC + 1)$: dodaj modulo 2 zawartość akumulatora i liczbę n
11010011
 n

95. XRL A, R: $A \leftarrow A \oplus R$: dodaj modulo 2 zawartości akumulatora i rejestru R
11011XXX

96. XRL A, @ R': $A \leftarrow A \oplus M(R')$: dodaj modulo 2 zawartości akumulatora i komórki pamięci wskazanej przez rejestr R'
1101000Y

OZNACZENIA:

CY - znacznik przeniesienia; CY = 1 gdy w czasie operacji wykonanej przez ALU nastąpiło przeniesienie z najbardziej znaczącego bitu.

AC - znacznik przeniesienia połówkowego; AC = 1 gdy w czasie operacji wykonanej przez ALU nastąpiło przeniesienie z bitu czwartego na piąty.

n - liczba całkowita 8 - bitowa bez znaku.

R - jeden z rejestrów $R0...R7$ ($R0'...R7'$) o numerze podanym w polu XXX kodu rozkazu, np. XXX = 111 oznacza $R7$ ($R7'$)

R' - jeden z rejestrów $R0, R1$ ($R0', R1'$) o numerze podanym w polu Y kodu rozkazu: Y = 0 - $R0$ ($R0'$), Y = 1 - $R1$ ($R1'$)

P - port $P1, P2$ wskazany przez pole XX kodu rozkazu: XX = 01 - $P1$, XX = 10 - $P2$

BUS - port $P0$: XX = 00

EP - jeden z portów zewnętrznych wskazanych przez pole PP kodu rozkazu: PP = 00 - $P4$, PP = 01 - $P5$, PP = 10 - $P6$, PP = 11 - $P7$.

Bi - i-ty Bit akumulatora wskazany przez pole bbb kodu rozkazu: bbb = 000 - bit pierwszy $B0$, ..., bbb = 111 - bit Osmy $B7$

\leftarrow - kierunek przesłania wyniku

\updownarrow - znacznik ustawiony zgodnie z wynikiem działania (brak - znacznik bez zmian)

O - symbol połączenia

$\cdot bn + bm$ - określone bity

mgr inż Robert Krzysztofek

Działanie ładunku elektrostatycznego na elementy elektroniczne

Nazwa MOS to skrót utworzony z pierwszych liter angielskich słów metal-oxide-semiconductor, czyli metal-tlenek-półprzewodnik. Metal pełni funkcję bramki, a tlenek jest dielektrykiem. Napięcie przebicia warstwy dielektryka bramki w tranzystorach MOS jest rzędu 100V, natomiast rezystancja wejściowa takiego tranzystora jest bardzo duża - rzędu tysiąca gigaomów. W związku z tym bramka jest bardzo wrażliwa na gromadzące się na niej ładunki elektrostatyczne. Układ bramka-półprzewodnik stanowi kondensator. Gromadzenie się na bramce jakiegokolwiek ładunku powoduje wzrost

napięcia na warstwie dielektryka.

Przekroczenie dopuszczalnej wartości tego napięcia powoduje przebicie, a w konsekwencji przetopienie dielektryka z metaliczną bramką. Niezabezpieczony tranzystor lub układ scalony, ku naszemu zdziwieniu okazuje się być uszkodzony zanim jeszcze zaczął pracować w jakimkolwiek układzie. Winą za taki stan rzeczy możemy obciążyć jedynie siebie lub niefrasobliwego handlowca. Oczywiście zdarzają się niekiedy buble produkcyjne. Warto wiedzieć, że jesteśmy bardzo podatni na przyjmowanie ładunku

elektrostatycznego (tabela 1).

Aby choć trochę zabezpieczyć układy przed przebicciem producenci stosują na wejściach układy diodowe lub diodowo-rezystorowe (rys.3). Ponadto wewnątrz każdej struktury MOS powstają na granicach obszarów p-n bipolarne elementy pasożytnicze (np. tranzystory). Tworzą one strukturę tyrystorową, włączoną między zaciski zasilania, tak jak na rys.4.

Do uaktywnienia tyrystora wystarczy krótki impuls podany na dowolną z baz. Przy normalnej pracy inwertera nie powstają prądy włączające tyrys-

tor. Tym niemniej należy mieć na uwadze powstawanie zjawiska tyrystorowego, które w efekcie może doprowadzić do uszkodzenia układu scalonego.

Aby uchronić układy ze strukturami MOS przed zniszczeniem należy transportować je i przechowywać w pojemnikach antyelektrostatycznych, chroniąc je również przed światłem słonecznym, gdyż powoduje ono większy ruch ładunków elektrostatycznych. Wszystkie kontakty układów powinny mieć jednakowy potencjał, dlatego najlepiej wpinać je w miękkie materiały pokryte folią aluminiową. Montażu na płytce drukowanej dokonujemy na samym końcu, gdy znajdą się na niej pozostałe elementy, oczywiście jeszcze przed załączaniem sygnałów sterujących oraz napięć zasilających. Najpierw włączamy zasilanie a potem podajemy sygnały wejściowe. Wejścia niewykorzystane w zależności od funkcji logicznej powinny być podłączone do zasilania lub masy. Niewykorzystane końcówki układów (NC) należy pozostawić niepodłączone. Wszystkie urządzenia z jakich korzystamy muszą być zabezpieczone przed przebiegiem

na masę (podłączamy je do wspólnego kontaktu uziemienia). Ciało operatora uziemiamy łącząc je z masą za pomocą rezystora $0,5 \pm 1 \text{ M}\Omega$. Pomocną okaże się na pewno metalowa bransoleta od zegarka. Nie należy korzystać z odzieży wykonanej z włókien syntetycznych. Bezwzględnie należy pracować lutownicą z uziemionym grotem. Stosując się do tych zaleceń unikniemy przykrych niespodzianek. Przestrożą niech będzie tabela 2.

Witold Dąbrowski

Literatura:

1. P.Gajewski, J.Turczyński: *Układy scalone CMOS. Zalecenia projektowe i użytkowe. Elementy półprzewodnikowe i układy scalone. Zastosowanie. Układy cyfrowe. Warszawa, PIE, 1988, nr4.*

2. M.Połowczyk: *Elementy i przyrządy półprzewodnikowe powszechnego zastosowania. WKŁ, Warszawa, 1986.*

Tabela 1.

Niektóre prace, przy których człowiek gromadzi niszczący ładunek elektrostatyczny.

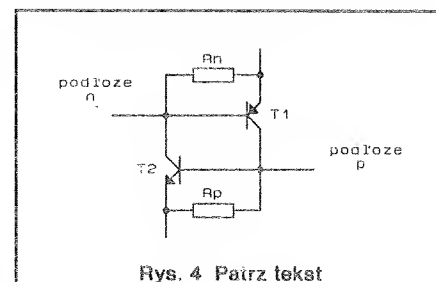
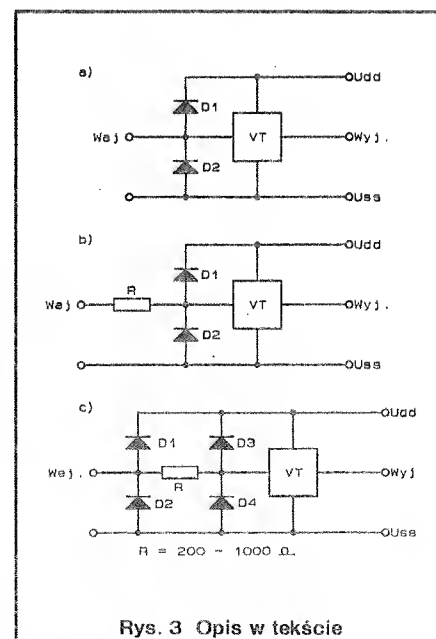
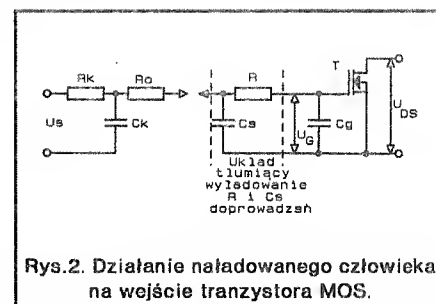
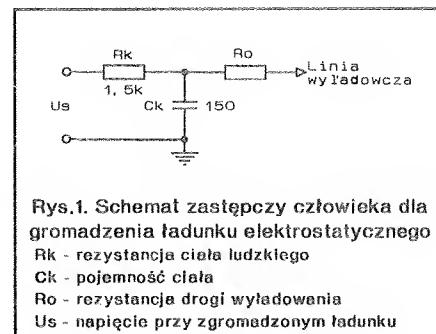
Czynność	Ładunek [V]
Człowiek chodzący po plastikowej podłodze lub dywanie	15 000
Człowiek biorący ze stołu plastikowy pojemnik	7 000
Wyjmowanie układu scalonego w plastikowej obudowie z torebki plastikowej	20 000
Wyjmowanie układu scalonego w plastikowej obudowie z materiału piankowego	11 000
Wpinanie układu scalonego w obudowie ceramicznej w materiał piankowy i ponowne wyjęcie	5 000
Zapakowanie układu scalonego do plastikowego pudełka i wyjęcie go	4 000

Tabela 2

Napięcie niebezpieczne dla wybranych typów elementów

Element	Napięcie niebezpieczne w [V]
Niezabezpieczony tranzystor MOS	10÷100
MOSFET	100÷200
SFET	140÷500
Układy CMOS (V 4000 D)	250÷2000
Tranzystor bipolarny	380÷7000
Układy TTL - Schottky	330÷2500

3. *Elektrostatische Aufladungen an elektronischen Bauelementen. Dipl.-Ing. Hartmut Berndt, Radio fernsehen elektronik, 7/87.*



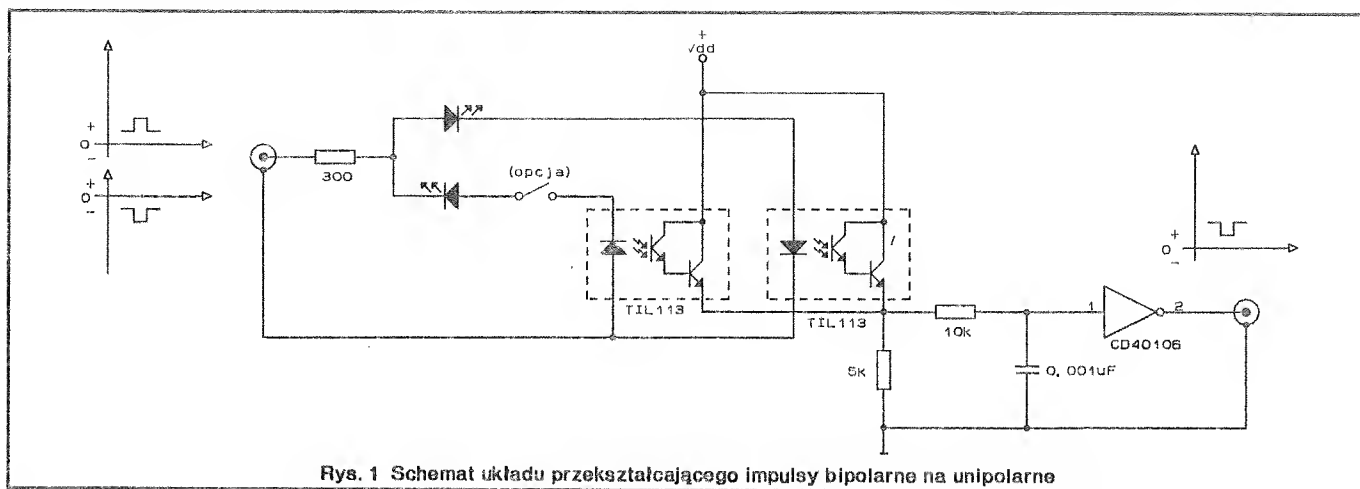
Przetwornik impulsów bipolarnych na unipolarne

Jeśli nie możemy zagwarantować stałej polaryzacji impulsów wejściowych, można wykorzystać układ przedstawiony na rys.1. Impulsy dowolnej polarności po przejściu przez transp-

tory są przetwarzane przez przerzutnik Schmitta na impulsy unipolarne. Poszukiwania w dostępnej literaturze nie pozwoliły znaleźć prostszego rozwiązania.

mgr inż. Robert Krzysztofek

Opracowano na podstawie:
EDN No.17, August 19, 1991.



Rys. 1 Schemat układu przekształcającego impulsy bipolarne na unipolarne

Fazomierz

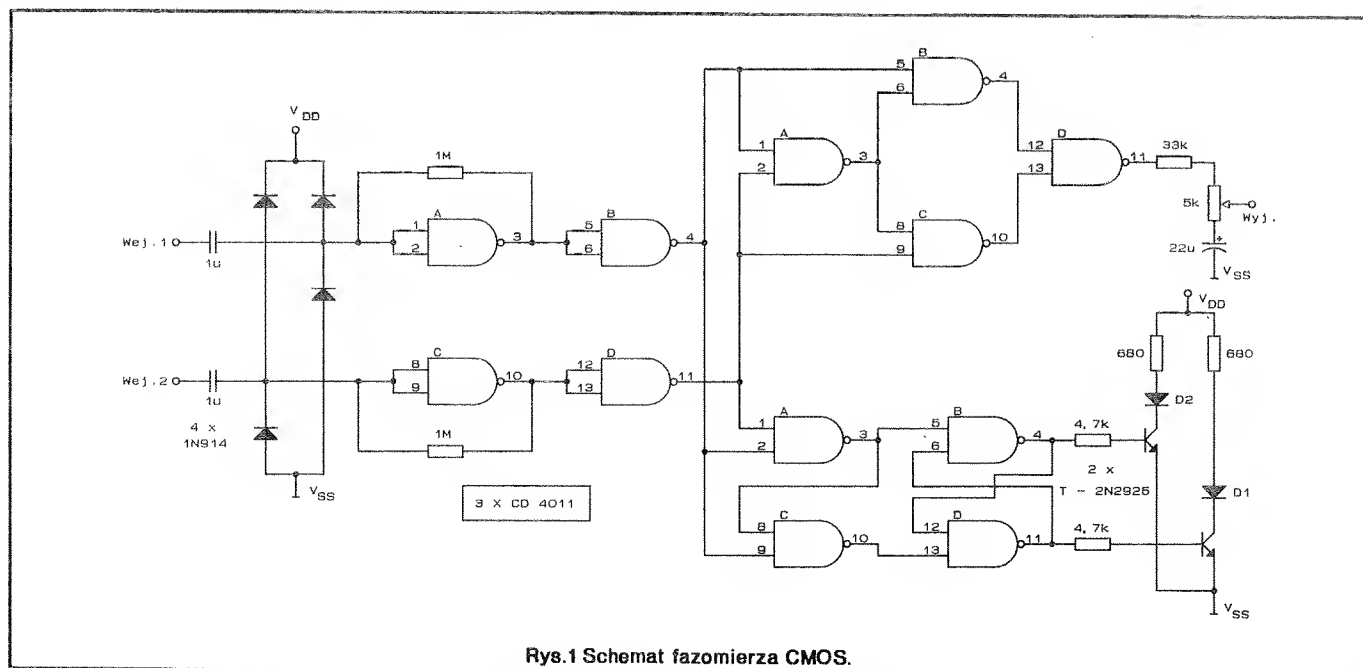
Wszystko czego potrzeba do zbudowania fazomierza to trzy układy scalone CMOS 4011, trochę elementów dyskretnych i dobry woltomierz do pomiaru napięcia na wyjściu. Do wejść fazomierza mogą być doprowadzone zarówno sygnały analogowe jak i cyfrowe. Zakres stosowanej częstotliwości jest bardzo duży, od kilku Hz do kilku MHz, zależnie od mocy źródła zasilania (5MHz przy $V_{DD}=12$). Sygnały wejściowe są wzmacniane przez zmiennoprądowy wzmacniacz odwracający, a następnie formowane w impulsy prostokątne. Te z kolei są doprowadzane do oddzielnych układów, z których każdy jest pojedynczym układem scalonym.

Pierwszy z dwóch układów (po prostu bramka EX-OR) jest rzeczywistym fazomierzem. Wyjście komparatora fazowego jest filtrowane przez układ RC w celu usunięcia zmiennoprądowych tętnień. Napięcie wyjściowe jest proporcjonalne do różnicy faz pomiędzy sygnałami wejściowymi. Jeżeli są one zgodne w fazie pomiar będzie wskazywał zero. Różnica faz wynosząca 90° wskaże napięcie na wyjściu równe $1/2 (V_{DD}-V_{SS})$, natomiast przy $\Delta\phi = 180^\circ$ napięcie na wyjściu będzie równe napięciu zasilania. Wyjście fazomierza można skalibrować przy pomocy potencjometru. Drugi układ scalony, który jest przerzutnikiem z pamięcią, poka-

zuje który sygnał wejściowy jest pierwszy. Informacja ta jest wyświetlana na diodach LED. Jeżeli faza pojawi się na wejściu 1 świeci dioda D1, jeżeli na wejściu 2 świeci D2. Impedancja widziana od strony wejść wynosi $10^6\Omega$. Obydwa wejścia są zabezpieczone przed przepięciami za pomocą diod 1N914. Napięcie zasilania V_{DD} może być z przedziału 3+15V.

Witold Dąbrowski

Opracowano na podstawie:
Design Techniques for Electronics Engineers.
New York 1977



Rys.1 Schemat fazomierza CMOS.

Tanio sprzedam:

- * oscyloskop - multimetr C1-112A (10MHz);
- * oscyloskop 2-kanalowy C1-127 (50MHz);
- * oscyloskop z wbudowanym multimetrem, generatorem i częstotściomierzem F-4372 (10MHz).

Adres:

Włodzimierz Przybyłski
ul. Pabianicka 80 B m 5 p 2
93-548 Łódź

Informacje: koperta + znaczek

RE 115

Odbiornik UKF, pozytywny -
zmontowane i w zestawach
poleca

P.P.H. "SECEL"

82-300 Elbląg

ul. Ogólna 1c.

RE 118

Moduły zasilacza ZR1
0..30V/0..4A

oferuje

L A B E L

31-450 Kraków

ul. Ułanów 17

tel. 12-62-88.

RE 117

STEROWNIKI

DO WĘŻY DYSKOTEKOWYCH, REKLAM ŚWIETLNYCH, NEONÓW, ŚWIATEL CHOINKOWYCH.

Dla amatorów i zawodowców, **NAJTAŃSZE** w kraju, niezawodne w działaniu, o małych wymiarach, łatwe i przyjemne w obsłudze. Sterowniki mają własne zasilacze, dużą obciążalność i możliwość podłączenia jednego węża ośmiokanałowego lub dwóch niezależnych wężów czterokanałowych. Daje możliwość programowania 200 kombinacji (sekwencji zapalających i gaszących się świateł).

Szczegółowe informacje po nadesłaniu koperty zwrotnej ze znaczkiem. Dla chętnych prowadzimy sprzedaż wysyłkową za zaliczeniem pocztowym.

"VOLT-S"

ul. Małborska 88/24

82-300 Elbląg

ZAWSZE AKTUALNE!

ATARI

TURBO-2000

do samodzielnego montażu

System ATARI TURBO-2000 czyni z Waszego magnetofonu XC-11, XC-12, XCA-12 i CA-12 urządzenie sprawne i szybkie. Programy wczytują się szybko max. 3 minuty i nie występują błędy transmisji. Na jednej kasecie C-60 mieści się ok. 50-60 gier przeciętnej długości. W łatwy sposób można prawie wszystkie programy i gry przegrać na system turbo.

W skład otrzymywanego zestawu wchodzi:

- 1) płytkę TURBO do zamontowania w magnetofonie z przyłutowanymi przewodami i dodatkową wtyczką joysticka.
 - 2) dokładny opis montażu płytki w magnetofonie dla dowolnej wersji magnetofonu.
 - 3) opis systemu TURBO-2000 i jego użytkowania (kopiowanie gier na turbo, praca w basie itp.).
 - 4) kaseta z nagraniem kilkakrotnie programem TURBO-2000, który należy wczytać aby komputer pracował w szybkiej transmisji oraz kopii i loadery do przegrywania gier na turbo.
 - 5) w wersji droższej CARTRIDGE z systemem turbo w postaci modułu pamięci stałej dołączoną do komputera i umożliwiającej pracę w systemie turbo bez wczytywania programu TURBO-2000.
- Montaż płytki turbo w magnetofonie polega na przyłutowaniu do płytki trzech przewodów. Układ elektroniczny magnetofonu nie jest zmieniany i normalna transmisja pracuje bez zmian.

Po wczytaniu programu TURBO-2000 (ok. 50 sek.) komputer współpracuje z magnetofonem przez port 2 joysticka poprzez dodatkowy przewód wyprowadzony z magnetofonu i zakończony wtykiem joystickowym.

W wypadku gier na 2 joysticki po wczytaniu gry można go wyjąć i włączyć drugi joystick.

Wszystkie płytki są sprawdzane i po prawidłowym podłączeniu przewodów układ turbo powinien od razu działać.

Na płytki turbo jest udzielana roczna gwarancja - serwis u producenta.

CENY:

1. zestaw 1 (system TURBO wczytywany z taśmy) 95 tys. zł.
2. zestaw 2 (z CARTRIDGE) 180 tys. zł.
3. CARTRIDGE (możliwość późniejszego dokupienia) 85 tys. zł.

Zamówienia proszę przysyłać na adres:

mgr inż. WOJCIECH PTASZNIK
ul. Kilińskiego 47a/2
82-300 Elbląg
tel. 283-64

UWAGA! NOWOŚĆ!

Książka "Opis gier na małe Atari" - cz.1, 140 str. Opisy ok. 30 gier (symulatory, zręcznościowe, przygodowe).
Cena z kosztami przesyłki - 26 tys.